

# **grabbMODUL-1**

**Version 0.1**

**Hardwaremanual**

**Ausgabe Februar 1996**

## *grabbMODUL-1*

---

Im Buch verwendete Bezeichnungen für Erzeugnisse, die zugleich ein eingetragenes Warenzeichen darstellen, wurden nicht besonders gekennzeichnet. Das Fehlen der © Markierung ist demzufolge nicht gleichbedeutend mit der Tatsache, daß die Bezeichnung als freier Warename gilt. Ebensovwenig kann anhand der verwendeten Bezeichnung auf eventuell vorliegende Patente oder einen Gebrauchsmusterschutz geschlossen werden.

Die Informationen in diesem Handbuch wurden sorgfältig überprüft und können als zutreffend angenommen werden. Dennoch sei ausdrücklich darauf verwiesen, daß die Firma PHYTEC Meßtechnik GmbH weder eine Garantie noch die juristische Verantwortung oder irgendeine Haftung für Folgeschäden übernimmt, die auf den Gebrauch oder den Inhalt dieses Handbuches zurückzuführen sind. Die in diesem Handbuch enthaltenen Angaben können ohne vorherige Ankündigung geändert werden. Die Firma PHYTEC Meßtechnik GmbH geht damit keinerlei Verpflichtungen ein.

Ferner sei ausdrücklich darauf verwiesen, daß PHYTEC Meßtechnik GmbH weder eine Garantie noch die juristische Verantwortung oder irgendeine Haftung für Folgeschäden übernimmt, die auf falschen Gebrauch oder falschen Einsatz der Hard- bzw. Software zurückzuführen sind. Ebenso können ohne vorherige Ankündigung Layout oder Design der Hardware geändert werden. PHYTEC Meßtechnik GmbH geht damit keinerlei Verpflichtungen ein.

© Copyright 2000 PHYTEC Meßtechnik GmbH, D-55129 Mainz.

Alle Rechte vorbehalten. Kein Teil dieses Buches darf in irgendeiner Form ohne schriftliche Genehmigung der Firma PHYTEC Meßtechnik GmbH unter Einsatz entsprechender Systeme reproduziert, verarbeitet, vervielfältigt oder verbreitet werden.

### Informieren Sie sich:

	EUROPA	NORD AMERIKA
Adresse:	PHYTEC Technologie Holding AG Robert-Koch-Str. 39 D-55129 Mainz GERMANY	PHYTEC America LLC 255 Ericksen Avenue NE Bainbridge Island, WA 98110 USA
Angebots Hotline:	+49 (800) 0749832 <a href="mailto:order@phytec.de">order@phytec.de</a>	+1 (800) 278-9913 <a href="mailto:order@phytec.com">order@phytec.com</a>
Technische Hotline:	+49 (6131) 9221-31 <a href="mailto:support@phytec.de">support@phytec.de</a>	+1 (800) 278-9913 <a href="mailto:support@phytec.com">support@phytec.com</a>
Fax:	+49 (6131) 9221-33	+1 (206) 780-9135
Web Seite:	<a href="http://www.phytec.de">http://www.phytec.de</a>	<a href="http://www.phytec.com">http://www.phytec.com</a>

2. Auflage Februar 1996

---

## 1. Inhaltsverzeichnis

1. Inhaltsverzeichnis.....	1
2. Kurzübersicht .....	3
3. Anschlüsse und Mechanik .....	4
3.1 Kontaktleistenbelegung .....	4
3.1.1 Verbindung zum miniMODUL (LEISTE A + B) .....	6
3.1.2 Video I/O (LEISTE C).....	7
3.1.3 Programmierleiste .....	7
3.2 Jumper, Abmessungen .....	7
4. Der Analogteil.....	9
4.1 Video IN, Eingangsstufe.....	10
4.2 Video OUT, Ausgangsmischer .....	10
5. Der Digitalteil.....	11
5.1 Registerbelegung.....	12
5.1.1 Registermap .....	14
5.2 Organisation des Bildspeichers .....	16
5.2.1 Lineare Adressierung der VRAMs.....	18
5.2.2 Zeilenweise Adressierung der VRAMs.....	18
5.2.3 Transferrichtung der V_RAMs.....	19
5.2.4 Verwendung der Maskregister.....	23
5.2.5 Acknowledgekonzept .....	25
5.2.6 Statusinformation.....	27
5.3 Look-Up-Table.....	28
5.4 Analoges Videorouting .....	31
5.5 Programmierung der Wandlerspannungen .....	33

6. Die Software.....	36
6.1 grabbMODUL-1 und miniMODUL166 .....	36
6.1.1 Konfigurieren des miniMODUL166 .....	36
6.1.2 Anschluß des grabbMODUL-1 und miniMODUL-166. .....	37
6.1.3 Test des grabbMODUL-1 .....	37
6.1.4 Softwarezusammenarbeit .....	37
6.1.5 Software auf dem miniMODUL-166 in ASM.....	38
6.1.6 Softwaretreiber für miniMODUL-166 in C.....	40
6.1.7 Software auf dem PC .....	40
6.1.8 Vorgehensweise bei der Aufnahme eines Bildes .....	42
6.2 grabbMODUL-1 und miniMODUL386EX.....	42
6.3 grabbMODUL-1 und miniMODULDSPC50 .....	42
7. Bildverzeichnis.....	43

Anhang:

Schaltplan

## 2. Kurzübersicht

### Eigenschaften:

- Scheckkartenformat 55 x 85 mm durch Einsatz moderner SMD-Technik
- Verbesserte Störsicherheit durch 4-fach Multilayer
- Aufsetzbar auf die Anwendungsschaltung "wie ein großer Chip"
- Einzige Versorgungsspannung 5V, typ. < 300mA
- BAS -Eingang, -Ausgang (Overlay-signal mischbar mit Originalbild)
- 512 \* 512 Bildpunktmatrix
- 8 Bit ADC und 8Bit DAC, 256 Graustufen
- 256 kByte Bildspeicher und 256 KByte Overlayspeicher
- Acht, in Echtzeit umschaltbare, Look-Up-Table
- Vom ####P einstellbarer Video-IN-Pegel
- Eine umfangreiche Bibliothek von BildverarbeitungsROUTINEN steht zur Verfügung: Binarisieren, Histogramm, Bilder: -addieren, -subtrahieren, -multiplizieren, Lookup-Table, Konturen, Tiefpass, Hochpass, Bildshift, Schwerpunkt.

Das grabbMODUL-1 der Firma PHYTEC stellt in Verbindung mit den 16Bit miniMODULen ein **leistungsfähiges Bildverarbeitungssystem in der Größe einer Zigaretenschachtel** dar.

Es können Bilder eingelesen, mit den BildverarbeitungsROUTINEN aus der Bibliothek bearbeitet und über den Overlayspeicher wieder ausgegeben werden.

Die eingelesenen Bilder und die, durch die BildverarbeitungsROUTINEN errechnete, Information, kann über eine serielle Schnittstelle ausgegeben werden. Von hier aus besteht auch die Möglichkeit, die Parameter der ROUTINEN "fernzusteuern" und Bilder in den Overlayspeicher zu laden.

Weiterhin kann das im Overlay-Speicher befindliche Bild mit dem Originalbild gemischt werden (z.B.: Einblendung eines Fadenkreuzes, Konturen von Objekten etc. ...). Es ist auch möglich, das über die Look-Up-Table (LUT) bearbeitete Eingangssignal in Echtzeit mit dem Eingangssignal zu mischen. Natürlich kann man auch jedes Signal einzeln sichtbar machen.

Wie aus dem Blockschaltbild ersichtlich, teilt sich die Schaltung des grabbMODUL-1 in einen Analogteil und einen Digitalteil auf. Diese beiden Schaltungsteile werden im folgenden detailliert besprochen.

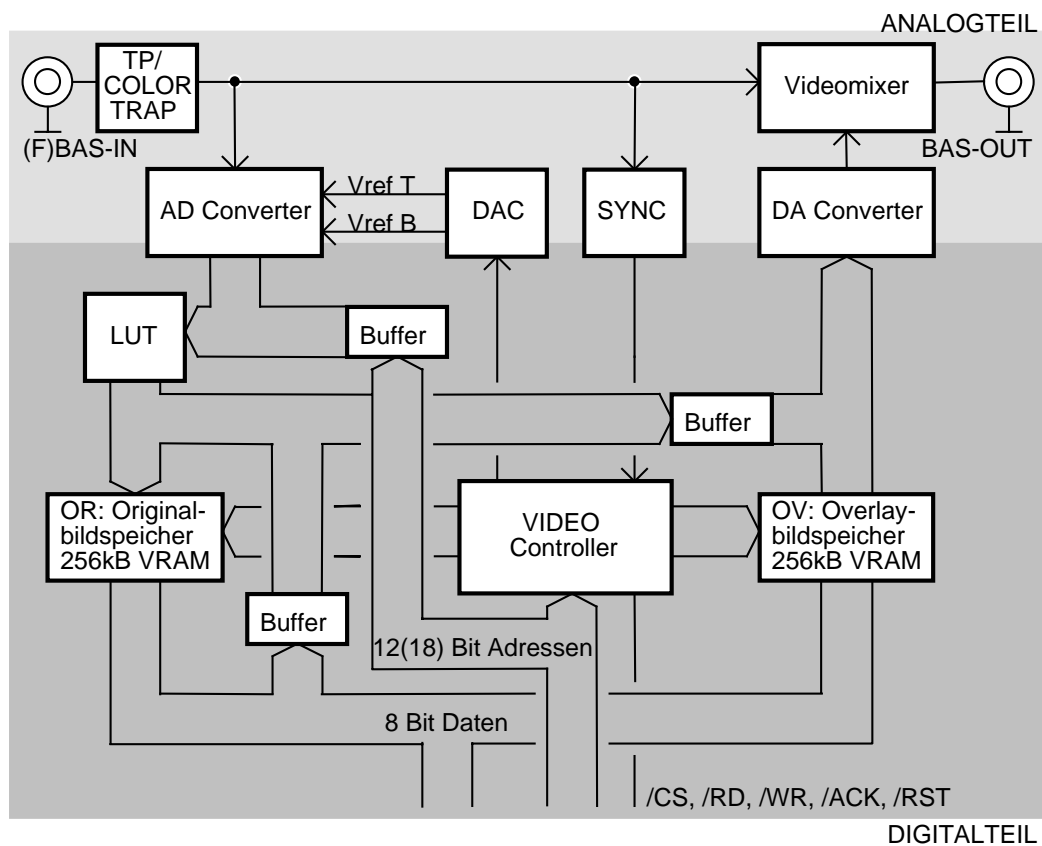


Bild 1: Blockschaltbild des grabbMODUL-1

### **3. Anschlüsse und Mechanik**

Es wird ausdrücklich darauf hingewiesen, daß bei allen Modulanschlüssen die Maximalspannungen und -ströme nicht überschritten werden dürfen. Es obliegt der Verantwortung des Anwenders, die Modulanschlüsse in kritischen Applikationen durch entsprechende Peripherie gegen Überspannungen zu schützen.

Das grabbMODUL-1 verfügt über folgende Anschlüsse:

#### **3.1. Kontaktleistenbelegung**

Das grabbMODUL-1 kann mittels der zweireihigen, 64-poligen Einpressleisten A + B auf das miniMODUL oder das miniMODUL auf das grabbMODUL-1 gesteckt werden.

Sollen die Signale auf der Leiste C des miniMODULs in der Kundenapplikation verwendet werden, ist die Leiste C mit Siftleisten bestückt, und das miniMODUL steckt direkt auf dem kundenspezifischen Board. Wird hierauf das grabbMODUL-1 gesetzt, müssen die Löt pins der Leiste C so kurz wie möglich sein, da **keine** Verbindung zur Leiste C des miniMODULs entstehen darf.

Werden jedoch die Videosignale des grabbMODUL-1 benötigt (siehe intelligente Kamera: smartEYE-1), befindet sich das grabbMODUL-1 in der unteren Position, und die Löt pins des miniMODULs (Leiste C) müssen so kurz wie möglich sein.

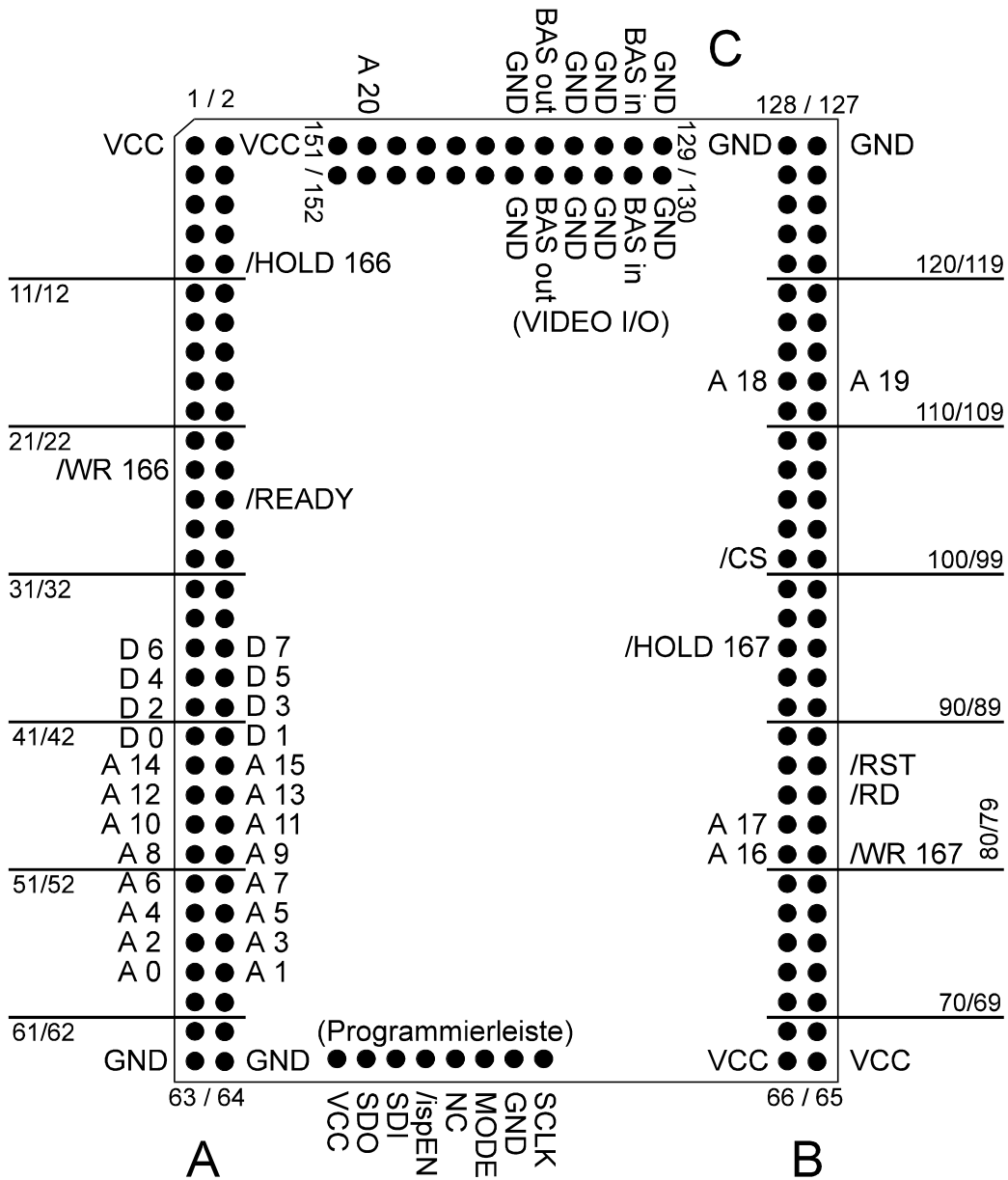


Bild 2: Pinbelegung des grabbMODUL-1



### 3.1.1. Verbindung zum miniMODUL (LEISTE A + B)

Die Leisten A+B verbinden miniMODUL und grabbMODUL-1 miteinander. Diese führen folgende Signale:

Spannungsversorgung	GND, VCC	(+5V)
Datenbus	D0...D7	
Adressbus	(A0),	zeilenweise Adressierung
	A1...A12	des VRAMs
	(A0),	lineare Adressierung des
	A1...A20	VRAMs

Da das grabbMODUL-1 mit den unten aufgeführten miniMODULen betrieben werden kann, bestehen - bedingt durch die Verwendung verschiedener Prozessoren - Unterschiede bei folgenden Steuersignalen:

Kommentar	Signale am	entsprechende Signale bei Verwendung des miniMODUL-			
		166	167	320C50	(386EX)
	grabbMODUL				
Chipselekt	/CS	/CEEXT	/CEEXT	/CS_EXT	/GCS1
Write	/WR167		/WR167	/WR	/SMEMWR
	/WR166	/WR166			
Acknowledge	/HOLD167		/HOLD167	/HOLD	INT
	/HOLD166	/HOLD166			
	/READY	/READY	/READY	/READY	IOCHRDY
Read	/RD	/RD	/RD	/RD	/SMEMRD
Reset	/RST	/RES	/RESET	/RESET	/RESET_IN

(Beachte: 386EX Anpassung auf Nachfrage.) Bei /CS, /RD, /RST ist nur die Namensgebung unterschiedlich. WRITE wird, da die Signale auf verschiedenen Pins liegen, mittels J4 an /WR167 oder /WR166 abgegriffen. ACKNOWLEDGE ist, je nach verwendetem Verfahren (s. Software), mit J5 auf HOLD oder READY einzustellen.

### 3.1.2. Video I/O (LEISTE C)

An der Leiste C kann man die Videosignale BAS-IN und BAS-OUT anschließen. Diese ist mit einer einreihigen Buchsenleiste mit sechs Kontakten bestückt.

**ACHTUNG:** Beim Zusammenstecken des grabbMODUL-1 und des miniMODULs müssen die Lötpins der Leiste C des oberen MODULs so kurz wie möglich sein, da **keine** Verbindung zur Leiste C des unteren MODULs entstehen darf.

### 3.1.3. Programmierleiste

Über die einreihige Buchsenleiste mit acht Kontakten wird das "in-system programmable" EPLD programmiert. Dies wird bei der Inbetriebnahme des grabbMODUL-1 im Hause PHYTEC vorgenommen. Über diese Programmierschnittstelle können auch kundenspezifische Konfigurationen nachträglich geladen werden.

## 3.2. Jumper, Abmessungen

Das grabbMODUL-1 ist zur Konfiguration mit 4 Jumpern ausgestattet. Diese Jumper werden jeweils durch Bestücken eines 0  $\Omega$  Widerstandes (Bauform SMD 0805) an der entsprechenden Position gesetzt. Sie sind bereits zum Teil bei der Auslieferung vorverbunden. Die Jumper können in 2 Gruppen unterteilt werden:

### 1. Analogteil:

Jumper	Signal	Position 2-3	Position 1-2
J1	Vref B=	0,6V	DAC B: 0,6V-2,2V
J2	Vref T=	2,6V	DAC T: 0,7V-2,4V

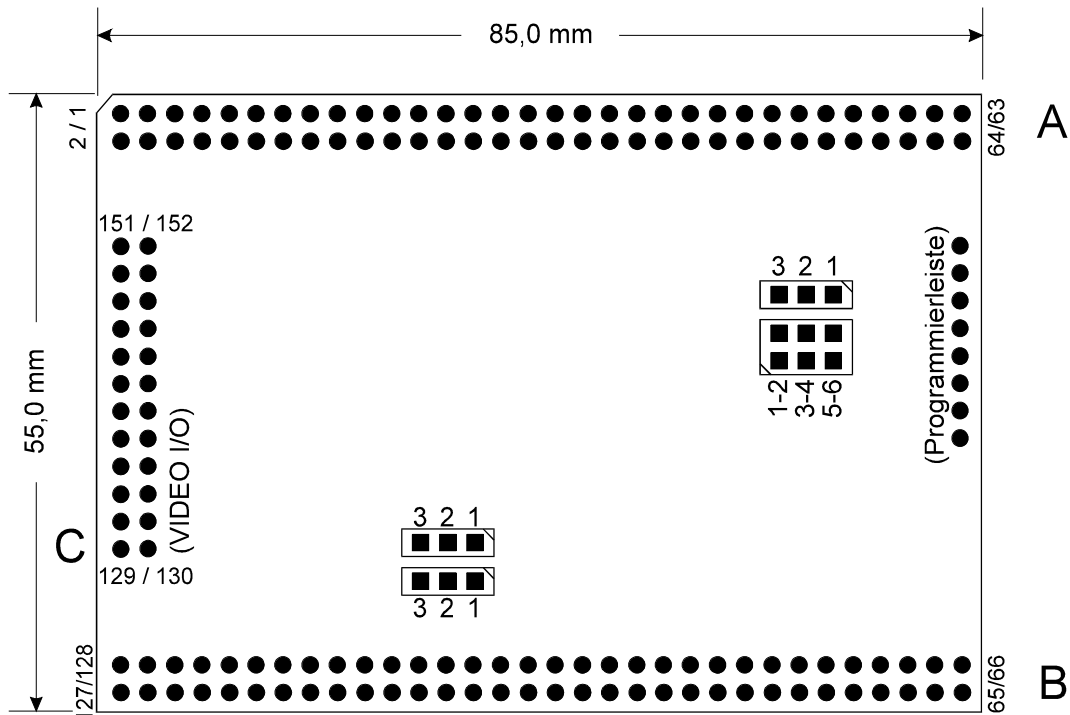
In der Jumperstellung 1-2 werden die fest eingestellten Referenzspannungen Vref B und Vref H vom Video AD-Converter

geliefert. In Stellung 2-3 stellt ein separater, serieller DAC, der vom miniMODUL aus steuerbar ist, die Spannungen zur Verfügung.

**2. miniMODUL-Steuersignale:**

Jumper	Kommentar	Signale am grabbMODUL-1	Position	Signale am mini-MODUL
J4	Write	/WR	1-2	/WR167
			2-3	/WR166
J5	Acknowledge	/ACK	1-2	/HOLD167
			3-4	/HOLD166
			5-6	/READY

/WR wird, da die Signale auf verschiedenen Pins der Kontaktleiste liegen, mittels J4 an /WR167 oder /WR166 abgegriffen. /ACK ist, je nach verwendetem Verfahren (s. Software), mit J5 auf HOLD oder READY einzustellen.



**Bild 3:** Abmessungen und Lage der Jumper auf der Lötseite

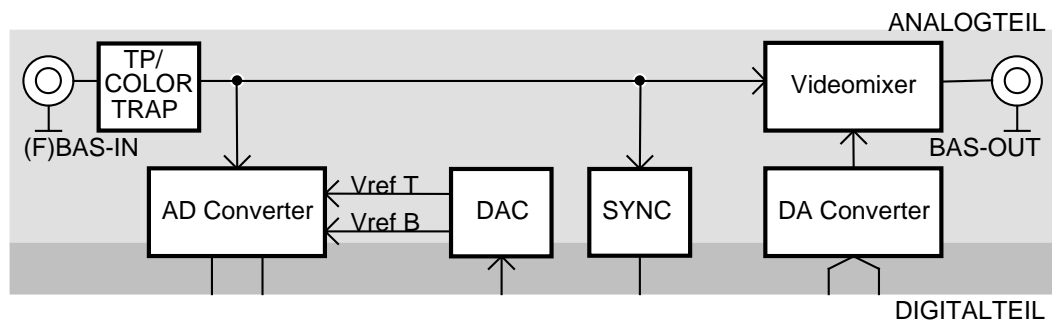
## *grabbMODUL-1*

---

Das grabbMODUL-1 ist in seinen mechanischen Abmessungen in Bild 3 dargestellt. Die Höhe des Moduls beträgt 8mm. Hierbei stehen die Bauteile ca. 3mm vom PCB nach oben und reichen 3mm nach unten. Die Platine selbst ist 2mm stark und besteht aus vier Lagen. Hierbei sind die Kontaktleisten nicht berücksichtigt, die in verschiedenen Höhen zur Verfügung stehen.

## 4. Der Analogteil

Der Analogteil des grabbMODUL-1 befindet sich auf der "Lötseite". Die Masselage des vierfach Multilayer Boards bietet eine sehr gute Abschirmung zu den Signalen des Digitalteils. Durch geschickte Platzierung der ICs konnten die Leitungen der verschiedenen Busse möglichst kurz gehalten werden, was die Signalqualität ebenfalls verbessert.



**Bild 4:** Blockschalbild des Analogteils

Der analoge Schaltungsteil enthält folgende Komponenten:

### WAHLWEISE:

- TIEF PASS: sperrt Störfrequenzen der Kamera ab 10 MHz
- COLOR TRAP: sperrt den 4,433 MHz Farbträger
- AD Converter: paralleler 8 Bit analog-digital Videowandler
- DAC: serieller 16-Bit, 2fach D/A Wandler für Vref T und VrefB
- SYNC: Syncseparator für HSYNC und VSYNC und Klemmung
- DA Converter: 8 Bit digital-analog Videowandler
- Videomixer: analoge Mischstufe

#### 4.1. Video IN, Eingangsstufe

Die Eingangsstufe, mit einer Impedanz von 75  $\Omega$ , wird mit einem PAL-Standard BAS oder FBAS Signal (CCIR-kompatibles Composite-Videosignal) mit einem Pegel von 1V<sub>ss</sub> gespeist.

Das Videosignal wird verstärkt und geklemmt. Wahlweise kann der Farbträgerfilter bzw. ein Eingangstiefpass wirken. Das in dieser Weise gewonnene Nutzsignal mit Pegel 0,6V bis 2,6V wird dem A/D-Wandler und dem Ausgangsmischer zugeführt.

Mit dem Syncseparator werden die vom Video Controller benötigten Signale HSYNC und VSYNC gewonnen.

Die Referenzspannung (V<sub>ref T</sub>, V<sub>ref B</sub>) des A/D-Wandlers kann über Jumper (J1, J2) fest auf 0,6V und 2,6V oder über einen 16-Bit, 2fach D/A Wandler, eingestellt werden. Man erhält somit die Möglichkeit, die Auflösung des Wandlers für einen bestimmten Spannungshub zu nutzen (Grauwertspreizung).

Das mit 15MHz Samplingrate digitalisierte Signal steht mit 8-Bit Breite zur digitalen Signalverarbeitung zur Verfügung.

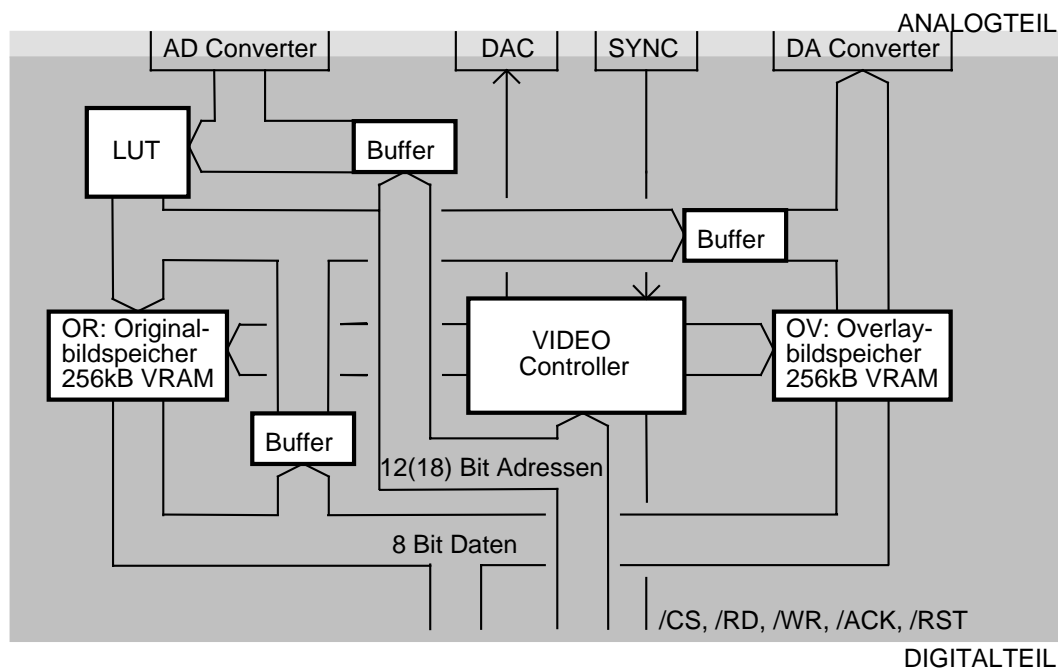
#### 4.2. Video OUT, Ausgangsmischer

Einem Videomischer wird das vom D/A-Wandler kommende Signal und das gefilterte Eingangssignal zugeführt. Am Ausgang des Mixers steht ein Signal mit einer Impedanz von 75  $\Omega$  und einem Pegel von 1V<sub>ss</sub> zur Verfügung.

Je nach Einstellung kann das Bild im Overlayspeicher oder das über die Look-Up-Table (LUT) bearbeitete Eingangssignal mit dem Originalsignal gemischt, oder alle Signale separat dargestellt werden.

## 5. Der Digitalteil

Der Digitalteil des grabbMODUL befindet sich auf der "Bestückungsseite". Die Masselage des vierfach Multilayer Boards bietet eine sehr gute Abschirmung zu den Signalen des Analogteils. Eine weitere Verbesserung der Signalqualität wird durch geschickte Plazierung der ICs und möglichst kurzen Busleitungen erreicht.



**Bild 5:** Blockschaltbild des Digitalteils

Der digitale Schaltungsteil enthält folgende Komponenten:

LUT:	8 x 256 Byte Look-Up-Table
OR:	Originalbildspeicher, 256 kb VRAM
OV:	Overlaybildspeicher, 256 kB VRAM
VIDEO Controller:	"in-system programmable" EPLD
3 Buffer:	ermöglichen die Durchschaltung der verschiedenen Busse

Das grabbMODUL-1 ist mit seinem 8 Bit breiten Datenbus (D0...D7) an die 16 Bit miniMODULE angeschlossen.

Bei einigen 16 (32) Bit Microprozessoren bereitet ein 8 Bit Zugriff auf eine 16 Bit Peripherie Probleme, da die Adressleitung A0 nicht vorhanden ist, beziehungsweise die entsprechenden Steuerleitungen kein "Adresstiming" haben.

Um diesen Problemen aus dem Wege zu gehen, wurde auf die Verwendung von A0 verzichtet.

Dies hat zur Folge, daß im Adressraum des miniMODULs nur jede zweite (gerade / even) Adresse gültig ist und somit der doppelte Adressraum benötigt wird. Deshalb sind die im folgenden angegebenen Adressbereiche immer doppelt so groß wie der eigentlich notwendige Adressraum.

Die Steuerregister und die LUT belegen 8 Kbyte im Adressraum des miniMODULS.

Abhängig vom (freien) Adressraum des miniMODULs ist die Adressierung der VRAMs des grabbMODUL-1 auf zwei verschiedene Weisen möglich:

1. Zeilenweise Adressierung: 8 kByte im Adressraum des miniMODULS
2. Lineare Adressierung: 1 MByte im Adressraum des miniMODULS

ACHTUNG: Diese Betriebsart ist optional und abhängig vom verwendeten miniMODUL. Sie erfordert eine andere Programmierung des EPLD!

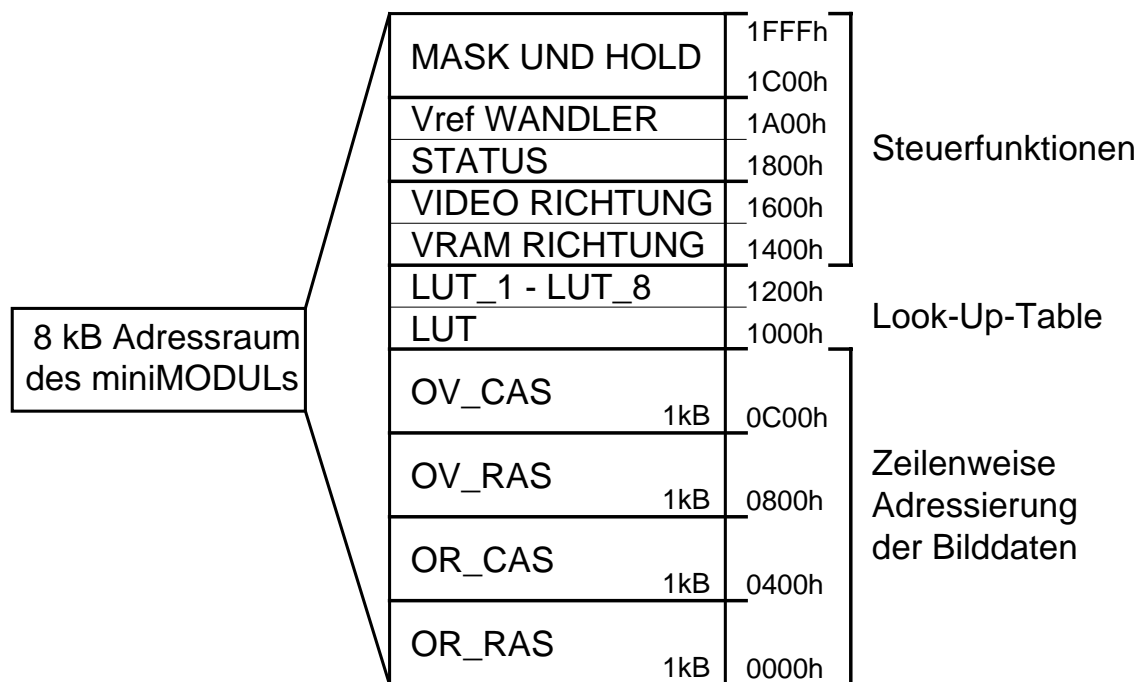
## **5.1. Registerbelegung**

Die nachfolgende Abbildung gibt einen Überblick über die Aufteilung des grabbMODUL-Adressbereichs.



Das vom miniMODUL zur Verfügung gestellte Chipselekt (/CS) muß über einen Bereich von 8 kByte gültig sein. Die Anfangsadresse des so geschaffenen "grabbMODUL-Adressbereichs" ist die Basisadresse.

Zu dieser Basisadresse wird dann die in der Registermap aufgeführte Offsetadresse addiert, um die einzelnen Register und Speicherbereiche ansprechen zu können.



**Bild 6:** grabbMODUL-Adressbereich

Eine zeilenweise Adressierung der Bilddaten in den beiden VRAMs ist über die Adressbereiche **OR\_RAS**, **OR\_CAS**, **OV\_RAS** und **OV\_CAS** möglich. Über den Datenbus kann Bildinformation gelesen und geschrieben werden.

Im Bereich **LUT** liegen die 256 Byte der Look-Up-Table. Die **LUT** kann linear adressiert, aber nur beschrieben werden.

**LUT\_1 bis LUT\_8**, **V\_RAM Richtung**, **Video Richtung**, **Vref Wandler** und **HOLD** sind Steuerregister. Da der Registerinhalt über bestimmte Adressleitungen (siehe Registermap) eingeschrieben wird,

können Lese- und Schreib-zugriffe auf diese Adressen erfolgen. Die Daten sind dabei nicht relevant.

Im Read-Only-Register **STATUS** meldet D0 das Erreichen des Bildendes.

Im Write-Only-Register **MASK** wird die beim VRAM-Tranfer benötigte Maske gespeichert.

Die ausführliche Registerbelegung des grabbMODULs ist in der nachfolgenden Registermap erläutert.

### 5.1.1. Registermap

**HINWEIS: A0 wird nicht verwendet!**

Bildspeicher	Offset- adresse	A12 A11 A10			Bildadresse A9 - A1	A0	CS	RD	WR
		A12	A11	A10					
OR_RAS (1 K)	0000h	0	0	0	000h	x	1	x	x
	:	0	0	0	:	x	1	x	x
	03FFh	0	0	0	1FFh	x	1	x	x
OR_CAS (1 K)	0400h	0	0	1	000h	x	1	x	x
	:	0	0	1	:	x	1	x	x
	07FFh	0	0	1	1FFh	x	1	x	x
OV_RAS (1 K)	0800h	0	1	0	000h	x	1	x	x
	:	0	1	0	:	x	1	x	x
	0BFFh	0	1	0	1FFh	x	1	x	x
OV_CAS (1 K)	0C00h	0	1	1	000h	x	1	x	x
	:	0	1	1	:	x	1	x	x
	0FFFh	0	1	1	1FFh	x	1	x	x

LUT (512 Byte)	Offset- adresse	A12 A11 A10 A9				LUTadr. A8 - A1	A0	CS	RD	WR
		A12	A11	A10	A9					
LUT- WERTE	1000h	1	0	0	0	00h	x	1	0	1
	:	1	0	0	0	:	x	1	0	1
	11FFh	1	0	0	0	FFh	x	1	0	1

WAHL DER LUT (512 Byte)	Offset- adresse	A12 - A9		A8- A4	A3 A2 A1			A0	CS	RD	WR
		A12	A9		A3	A2	A1				
LUT_1	1200h	1001b	x	x	0	0	0	x	1	0	1
LUT_2	1202h	1001b	x	x	0	0	1	x	1	0	1
LUT_3	1204h	1001b	x	x	0	1	0	x	1	0	1
LUT_4	1206h	1001b	x	x	0	1	1	x	1	0	1
LUT_5	1208h	1001b	x	x	1	0	0	x	1	0	1
LUT_6	120Ah	1001b	x	x	1	0	1	x	1	0	1
LUT_7	120Ch	1001b	x	x	1	1	0	x	1	0	1
LUT_8	120Eh	1001b	x	x	1	1	1	x	1	0	1

<b>V_RAM Richt- ung (512 Byte)</b>	Offset- adresse	A12 - A9	A8 - A3	A2	A1	A0	CS	RD	WR
OR S>D, OV D>S	1400h	1010b	x	0	0	x	1	1	0
OR D>S, OV S>D	1402h	1010b	x	0	1	x	1	1	0
OR S>D, OV S>D	1404h	1010b	x	1	0	x	1	1	0

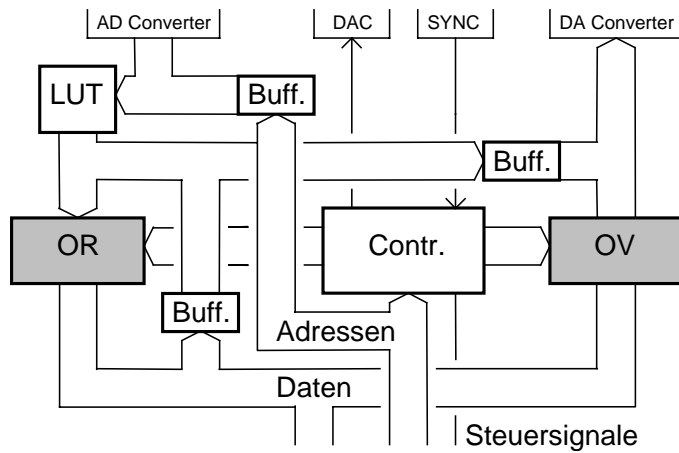
<b>VIDEO Richtung (512 Byte)</b>	Offset- adresse	A12 - A9	A8 - A3	A2	A1	A0	CS	RD	WR
D0_OPTION	1600h	1100b	x	0	0	x	1	1	0
VBUS_ON	1602h	1100b	x	0	1	x	1	1	0
PIC_ON	1604h	1100b	x	1	0	x	1	1	0
PIC_VBUS_ON	1606h	1100b	x	1	1	x	1	1	0

<b>STATUS (512 Byte)</b>	Offset- adresse	A12 - A9	A8 - A3	A2	A1	A0	CS	RD	WR
BILD_ENDE _EVEN(D0=1)	1800h	1100b	x	x	0	x	0	1	0
BILD_ENDE _ODD (D0=1)	1802h	1100b	x	x	1	x	1	1	0

<b>Vref WANDLER (512 Byte)</b>	Offset- adresse	A12 - A9	A8 - A3	A2	A1	A0	CS	RD	WR
BCK & DATA =0	1A00h	1101b	x	0	0	x	1	1	0
BCK & DATE =1	1A02h	1101b	x	0	1	x	1	1	0
WS left (Vref B)	1A04h	1101b	x	1	0	x	1	1	0
WS right (Vref T)	1A06h	1101b	x	1	1	x	1	1	0

<b>MASK UND HOLD (1K)</b>	Offset- adresse	A12 -A10	A9 - A3	A2	A1	A0	CS	RD	WR
MASK_OR	1C00h	111b	x	0	0	x	1	0	1
MASK_OV	1C02h	111b	x	0	1	x	1	0	1
HOLD ENABLE	1C04h	111b	x	1	0	x	1	0	1
HOLD DISABLE	1C06h	111b	x	1	1	x	1	0	1

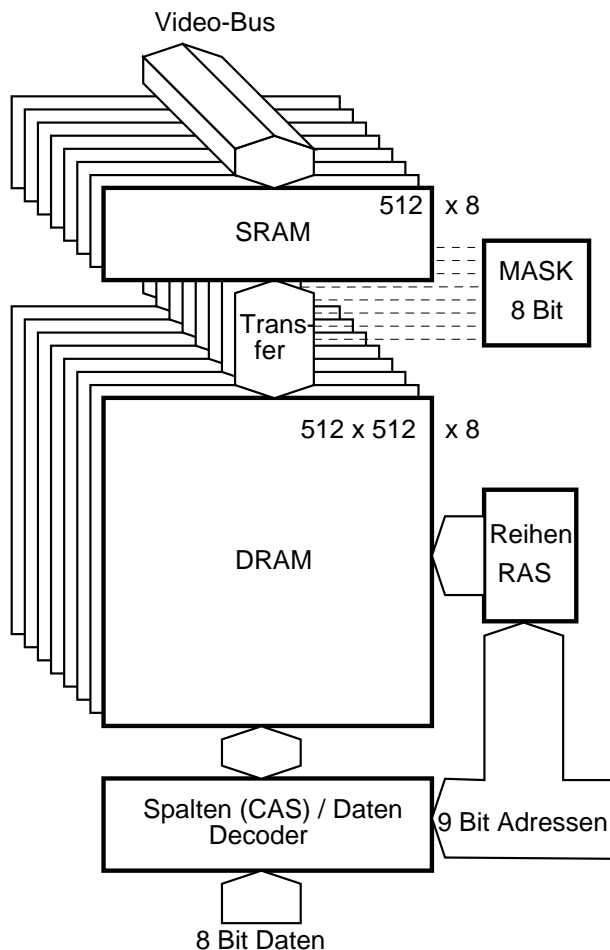
## 5.2. Organisation des Bildspeichers



Auf dem grabbMODUL befinden sich zwei jeweils 256kB große **VRAMs**. Mit ihnen ist man in der Lage, zwei 512x512 Pixel große Bilder aufzunehmen, zu speichern und weiterzuverarbeiten. Die **VRAMs** werden mit OR und OV

bezeichnet. OR steht dabei für das Original-VRAM und OV für das overlay VRAM.

**Bild 7:** Original- und Overlaybildspeicher



Die VRAMs bestehen intern aus einem 256kByte großen **DRAM** und einem 512Byte großen **SRAM** (siehe Abbildung). Das **SRAM** wird zur internen Zwischen- speicherung einer kompletten Bildzeile benötigt, die dann am Zeilenende über einen Transferzugriff in die entsprechende Zeile des **DRAMS** übertragen wird. Das **DRAM** ist der eigentliche Bild- speicher, auf den der Micro- controller zugreifen kann.

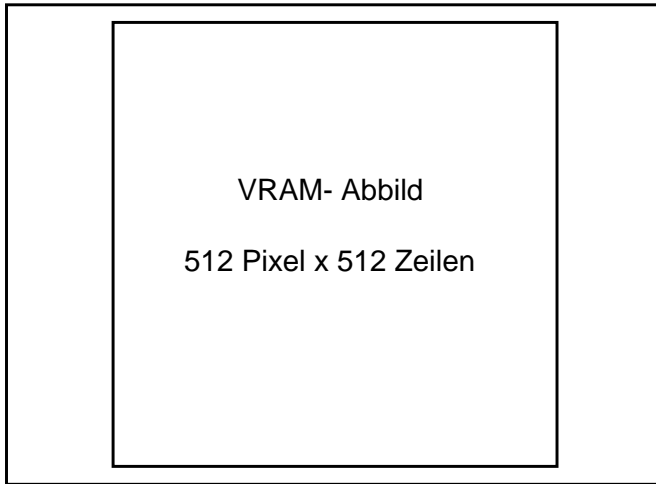
**Bild 8:** Aufbau der VRAMs

Bei der Aufnahme eines Bildes wird das eingangsseitig angelegte BAS-Videosignal in den VRAMs abgebildet. Das Ausgeben erfolgt durch Auslesen des VRAM-Inhalts (512x512 Pixel), der zentriert im Videosignal (720x576 Pixel) zu sehen ist.

Da die Information, die in einem Videobild enthalten ist, nicht mit voller Auflösung in den 256kByte großen VAMs dargestellt werden

kann, kommt hier ein in der Bildverarbeitung übliches Verfahren zur Anwendung.

Es wird nur ein 512x512 Pixel großer Ausschnitt aus dem 720x576



Videobild: CCIR Videonorm (F)BAS  
720 Pixel x 576 Zeilen

Pixel großen Bild verarbeitet. Dieser Bildausschnitt liegt - wie in der Abbildung dargestellt - zentriert in dem 720x576 großen Fenster. Bei der Aufnahme bzw. Ausgabe von Bildern und der Darstellung von Echtzeitbildern über den Zweig

A/D ⇒ LUT ⇒ D/A wird ebenfalls dieser Ausschnitt gezeigt.

**Bild 9:** VRAM-Abbild des Videosignals

Das DRAM ist als zweidimensionales Feld organisiert. Bezogen auf Bilddaten verkörpert jede Feldposition den 8 Bit Grauwert eines Bildpunktes. Die Lage des Bildes in diesem zweidimensionalen Feld wird in der nachfolgenden Abbildung verdeutlicht.

		SPALTE (CAS)				
		0	1	.....	510	511
	0	links oben				
ZEILE	1					
(RAS)	.....			Pixel		
	510					
	511					rechts unten

### 5.2.1. Lineare Adressierung der VRAMs

Diese Betriebsart ist optional und abhängig vom verwendeten miniMODUL. Sie erfordert eine andere Programmierung des EPLD!

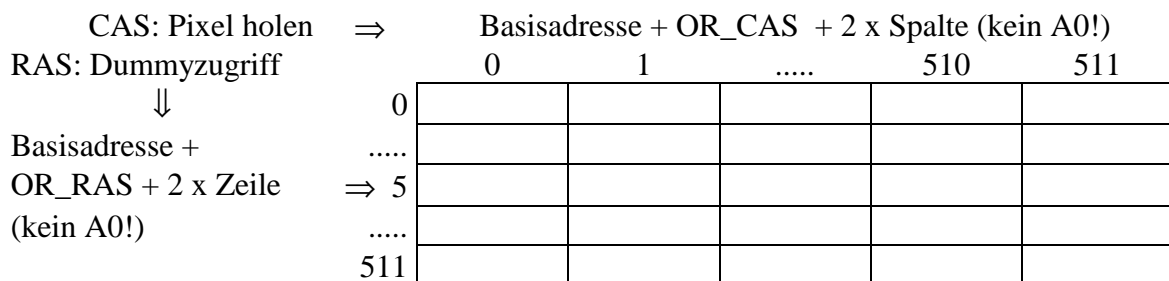
### 5.2.2. Zeilenweise Adressierung der VRAMs

Die vollständige Adressierung des DRAMs im VRAM erfolgt durch das sequentielle Anlegen der entsprechenden Zeilen- und Spaltenadresse. Bei einem linearen Zugriff muß die vom Microcontroller angelegte Adressinformation (z.B.: 18 Bit) in RAS- und CAS-Adressen aufgeteilt werden (2 x 9 Bit) und hintereinander am DRAM angelegt werden. So können 256 kByte angesprochen werden. Bei einigen Microcontrollern steht jedoch kein Speicherbereich in dieser Größe zur Verfügung. Außerdem werden oftmals Bilddaten zeilenweise benötigt.

Um bei der zeilenweisen Adressierung nur 4 kByte im Adressraum in Anspruch zu nehmen, wird folgender Trick angewendet:

Es muß zuerst eine Zeile (Dummyzugriff auf RAS) selektiert werden. Diese Zeileninformation wird gespeichert und bei einem CAS Zugriff vom VIDEO Controller zur Verfügung gestellt. Danach kann jede Spalte in dieser Zeile wahlfrei angesprochen werden (CAS Zugriff). Daraus ergibt sich jeweils ein RAS- und ein CAS-Adressraum von 4 x 1 kByte (A0 wird nicht verwendet) für jedes VRAM.

In der nachfolgenden Abbildung wird dargestellt, wie ein beliebiges Pixel in der fünften Zeile des OR VRAM adressiert wird.



Zunächst wird die Zeile mittels eines Dummyzugriffs auf die entsprechende OR\_RAS Adresse selektiert. Anschließend kann jedes



beliebige Pixel dieser Zeile mit einem OR\_CAS Zugriff adressiert werden.

**HINWEIS:** Da A0 nicht verwendet wird, muß der Adressraum immer in Zweierschritten durchlaufen werden. Nach einem Zugriff auf eine RAS- bzw. CAS-Adresse müssen Erholzeiten der VRAMs beachtet werden. Aus diesem Grund darf auf RAS- bzw. CAS- Adressen nicht direkt nacheinander zugegriffen werden.

Mit folgenden Offsetadressen werden die einzelnen RAS und CAS Bereiche der VRAMs ausgewählt und es können Daten gelesen oder geschrieben werden:

Basisadresse +	ein Zugriff auf diese Adresse wählt:
OR_RAS + 2 x Zeile	eine von 512 Zeilen im OR VRAM aus
OR_CAS + 2 x Spalte	eine von 512 Spalten im OR VRAM aus
OV_RAS + 2 x Zeile	eine von 512 Zeilen im OV RAM aus
OV_CAS + 2 x Spalte	eine von 512 Spalten im OV VRAM aus

### 5.2.3. Transferrichtung der V\_RAMs

Die VRAMs bestehen intern aus dem eigentlichen 256 kByte DRAM Bildspeicher und einem 512 Byte großen SRAM (siehe Abbildung: Aufbau der VRAMS).

Vom DRAM im VRAM können in oben beschriebener Weise Daten vom miniMODUL gelesen und geschrieben werden.

Das interne SRAM hat einen bidirektionalen Port, der mit dem Videobus des grabbMODULs verbunden ist. Je nach eingestellter TRANSFER-Richtung ist der SRAM Port als Input oder Output definiert.

Das SRAM dient zur Zwischenspeicherung einer Bildzeile, nachdem sie aus dem DRAM geholt (D⇒S TRANSFER), oder bevor sie ins DRAM gespeichert (S⇒D TRANSFER) wird.

Auf diese Weise ist ein quasi Dual-Portet-RAM realisiert, über das per *TRANSFER* Bilddaten zwischen miniMODUL und Videobus des grabbMODULS, und umgekehrt, ausgetauscht werden können.

**S⇒D-TRANSFER:**

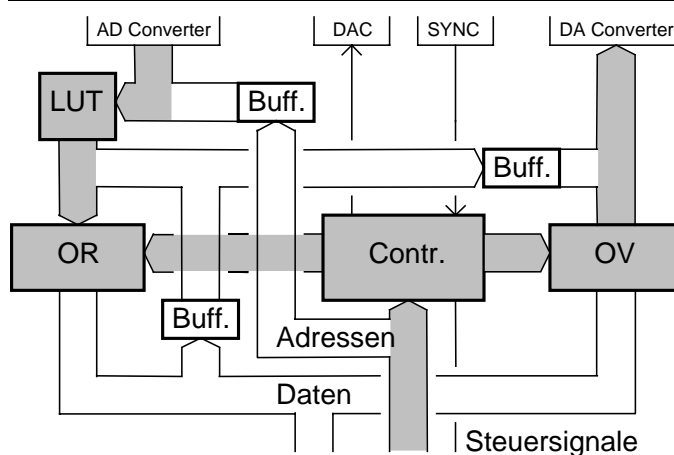
Die Information einer Zeile (512 Pixel) läuft byteweise ins **SRAM** ein. Wenn die Zeile vollständig ist, wird ein *S⇒D-TRANSFER* durchgeführt. Dabei wird die komplette Zeile aus dem **SRAM** in die vom VIDEO Controller adressierte Zeile des **DRAMs** geladen. Während dieser Zeit darf der am grabbMODUL-1 angeschlossene Microcontroller nicht aufs VRAM zugreifen! Beim *TRANSFER* vom SRAM ins DRAM werden die Daten mittels eines **MASK-Registers** (siehe **MASK-Register**) beeinflusst. Ist das **MASK-Register** auf 0000.0000b gestellt, wird der DRAM-Inhalt nicht mit den neuen Daten überschrieben. Es wird aber auf diese Art und Weise der *REFRESH* des DRAM-Inhalts durchgeführt.

**D⇒S-TRANSFER:**

Zum Beginn einer Zeile wird ein *D⇒S TRANSFER* durchgeführt. Dabei wird die Information einer Zeile (512 Pixel) aus der vom VIDEO Controller adressierten Zeile vom **DRAM** ins **SRAM** geladen. Während dieser Zeit darf ebenfalls der am grabbMODUL-1 angeschlossene Microcontroller nicht aufs VRAM zugreifen! Die Zeile wird dann entsprechend dem BAS-Signal auf den Videobus gelegt.

Da eine getrennte Richtungsumschaltungen für OV und OR möglich ist kann man festzulegen, in welches der beiden VRAMs ein Bild gegrabbt, oder aus welchem VRAM ein Bild ausgegeben wird. Durch Struktur auf dem grabbMODUL-1 sind nur bestimmte Routingkombinationen des Videosignals möglich:

*OR S⇒D, OV D⇒S, (default):*



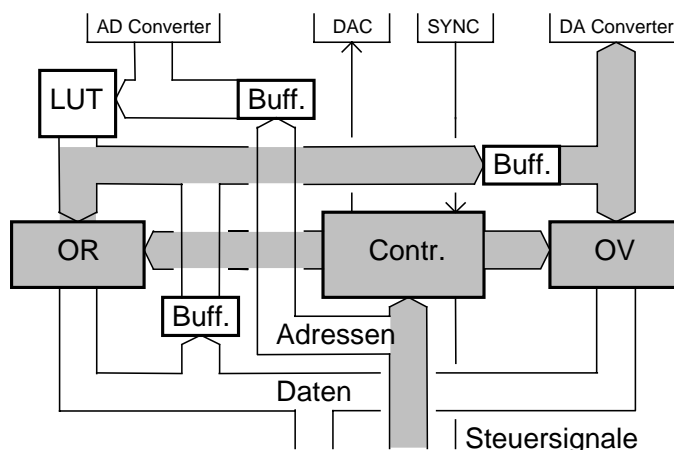
Hier ist das digitale Videorouting mit der Einstellung:

- *TRANSFER* des OR VRAMs von SRAM nach DRAM ( $S \Rightarrow D$ ) und der *TRANSFER* des OV VRAMs von DRAM nach SRAM ( $D \Rightarrow S$ )- dargestellt.

Das A/D gewandelte Eingangssignal wird durch die LUT manipuliert, ins OR VRAM gegrabt. Je nach Einstellung des OR **MASK-Registers**, wird die Information im DRAM abgelegt. Hier kann das Bild vom Microcontroller abgeholt werden. Der Inhalt des OV VRAMs wird ausgegeben und liegt nach der D/A Wandlung analog am Videomixer an.

Nach einem Reset steht im OV VRAM ein zufälliges Rauschmuster. Im *Default*-Zustand werden Bilder in das OR VRAM gegrabt und das im OV VRAM stehende Bild ausgegeben.

*OR D $\Rightarrow$ S, OV S $\Rightarrow$ D:*



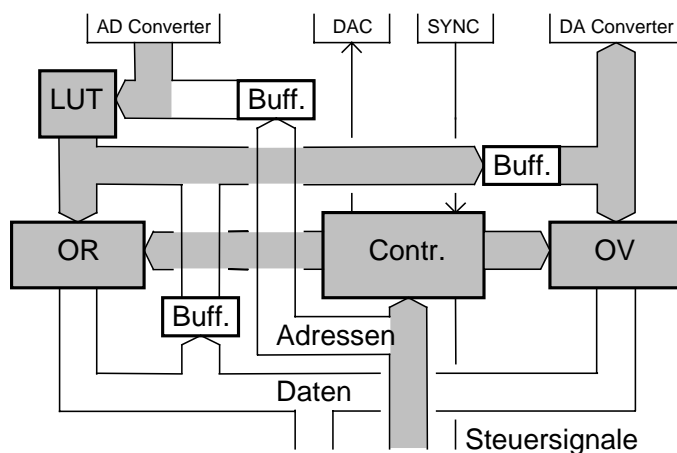
Hier ist das digitale Videorouting mit der Einstellung:

- *TRANSFER* des OR VRAMs von DRAM nach SRAM ( $D \Rightarrow S$ ) und der *TRANSFER* des OV VRAMs von SRAM nach DRAM ( $S \Rightarrow D$ )- dargestellt.

Der Zweig A/D Wandler  $\Rightarrow$  LUT ist abgeschaltet. Der Inhalt des OR VRAMs wird ausgegeben und liegt sowohl am D/A Wandler als auch am SRAM des OV VRAMs an. Je

nach Inhalt der OV **MASK-Register** wird die Information im OV DRAM abgelegt. Zum einen kann man hiermit den Inhalt des OR VRAMs am Video OUT ausgeben, und zum anderen kann diese Einstellung genutzt werden, um eine Schnellkopie vom OR VRAM ins OV VRAM zu machen. Die Dauer der Kopie beträgt genau eine Bildlänge (40ms). Bei dieser Art der Kopie ist darauf zu achten, daß bei der Ausgabe und der Aufnahme ein Zeitversatz von einem Pixel auftritt. Das heißt, die Kopie im OV VRAM ist um eine Spalte versetzt.

OR  $S \Rightarrow D$ , OV  $S \Rightarrow D$ :



Hier ist das digitale Videorouting mit der Einstellung:

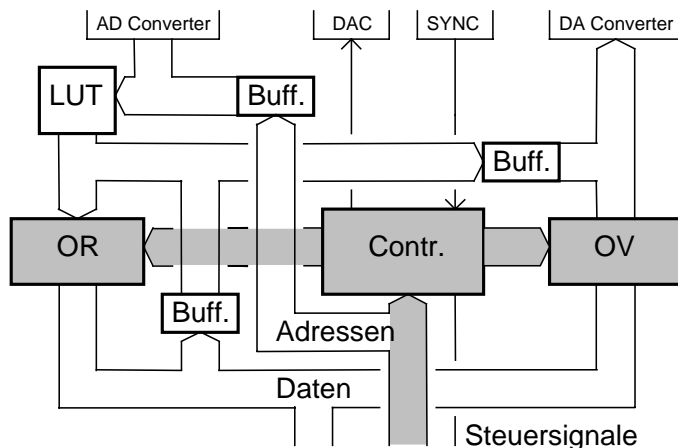
-  
TRANSFER des OR VRAMs von SRAM nach DRAM ( $S \Rightarrow D$ ) und der TRANSFER des OV VRAMs von SRAM nach DRAM ( $S \Rightarrow D$ )-eingestellt.

Das A/D gewandelte und durch die LUT manipulierte Bild liegt gleichzeitig an den beiden Bildspeichern und am D/A Wandler. Das Videobild kann also je nach Inhalt der MASK-Register in einem oder in beiden VRAM Bildspeichern aufgenommen werden. Gleichzeitig wird das Videobild zum Videomixer durchgeschaltet. Dadurch ist es möglich Bilder in Echtzeit mittels LUT zu verfremden und am BASout sichtbar zu machen.

Die TRANSFER-Vorgänge werden vom VIDEO Controller nach Setzen folgender Register ausgeführt:

Basisadresse +	Beschreibung
OR $S \Rightarrow D$ OV $D \Rightarrow S$	OR VRAM grabbt das einlaufende Bild. OV VRAM Inhalt wird ausgegeben. (DEFAULT)
OR $D \Rightarrow S$ OV $S \Rightarrow D$	OR VRAM Inhalt wird ausgegeben. OV VRAM liest dieses Bild. (Schnellkopie)
OR $S \Rightarrow D$ OV $S \Rightarrow D$	OR VRAM grabbt das einlaufende Bild. OV VRAM grabbt das einlaufende Bild.

### 5.2.4. Verwendung der Maskregister

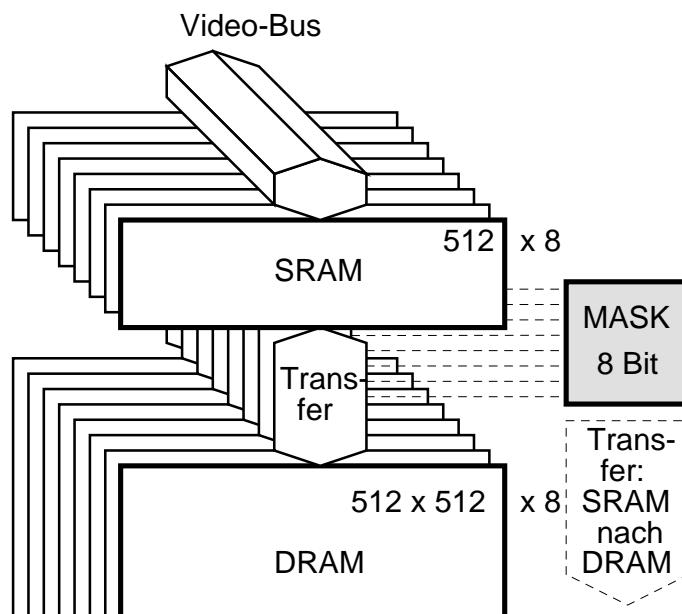


Die VRAMs des grabbMODUL enthalten ein 8 Bit **MASK** Register und sind über die Offset-adressen **MASK\_OR** bzw. **MASK\_OV** erreichbar. Die hier vom Microcontroller eingeschriebenen Daten werden vom Video Controller in den

entsprechenden Registern des VRAMs abgelegt. Diese Register haben zwei Funktionen.

#### Initialisierung der VRAMs:

In diesem Fall müssen die **MASK** Register einmal mit FFh beschrieben werden, um eine Grundinitialisierung der VRAMs in *NORMAL TRANSFER* und *PERSISTANT MODE* zu erreichen (Nur diese Grundeinstellungen der VRAMs werden vom grabbMODUL-1 unterstützt).



*Maskierung der ins SRAM einlaufenden Videodaten:*

Ist die VRAM Datenrichtung von SRAM  $\Rightarrow$  DRAM eingestellt, werden die Bilddaten bei jedem TRANSFER vom SRAM in das DRAM mit dem Inhalt der **MASK** Registers maskiert.

Das Datum im entsprechenden (OR oder OV) **MASK** Registers ist so lange gültig, bis ein neuer Wert in das Register geschrieben wird.

Die Auswirkung der Maskierung ist in der nachfolgenden Tabelle erklärt. Es werden die Datenbits DQ1 - 8 im DRAM überschrieben, deren Maskenbit M1 - 8 = 1 ist. Bei denjenigen Datenbits, bei denen das Maskenbit = 0 ist, bleibt der alte Wert erhalten.

TRANSFER vom SRAM zum DRAM :

SRAM	MASK REGISTER (z.B.)		Werte im DRAM
DQ1	M1	1	alter Wert wird überschrieben
DQ2	M2	0	alter Wert bleibt erhalten
DQ3	M3	0	alter Wert bleibt erhalten
DQ4	M4	1	alter Wert wird überschrieben
DQ5	M5	1	alter Wert wird überschrieben
DQ6	M6	1	alter Wert wird überschrieben
DQ7	M7	0	alter Wert bleibt erhalten
DQ8	M8	1	alter Wert wird überschrieben

Da beim Transfer vom SRAM immer eine komplette Zeile ins DRAM kopiert wird, gilt der Inhalt Maske für die ganze Zeile. Lädt man das **MASK** Reg. mit 1111.1111b, werden die Daten im DRAM mit den einlaufenden Bilddaten überschrieben. Wird das **MASK** Reg. mit 0000.0000b geladen, werden die DRAM Speicherzellen adressiert (refresh), aber ihr Wert wird nicht geändert.

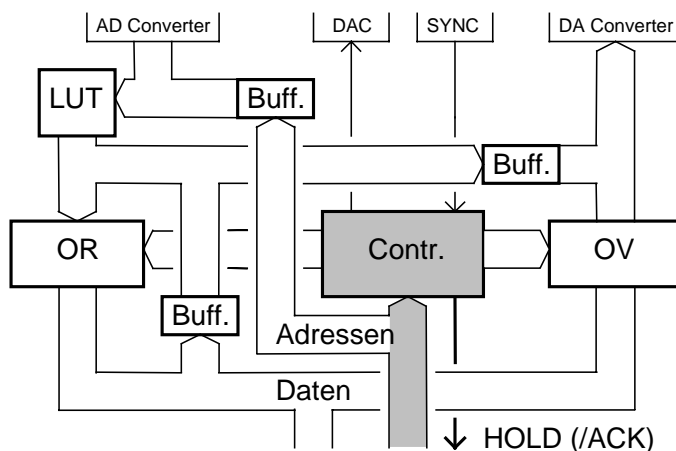
Das Ändern der **MASK** Register wird z.B. bei einem *Single Shot* benötigt. Zuerst würde man die Maske auf 1111.1111b setzen. Dann muß man warten, bis ein Bild komplett eingelaufen ist (siehe STATUS Register: BILD\_ENDE\_EVEN, BILD\_ENDE\_ODD). Danach wird die Maske auf 0000.0000b gesetzt. Dadurch wird der DRAM-Refresh durchgeführt, ohne daß der gespeicherte Bildinhalt überschrieben wird.

Die Bilddaten können vom Microcontroller (bei HOLD ENABLE) in wahlfreiem Zugriff aus dem DRAM ausgelesen oder überschrieben werden.

Um die **MASK** Register der beiden VRAMs zu laden, müssen die Registerwert an folgenden Offsetadressen geschrieben werden:

Basisadresse +	Beschreibung
MASK OR	Setzen der Maske im OR VRAM mit entsprechenden Daten
MASK OV	Setzen der Maske im OR VRAM mit entsprechenden Daten

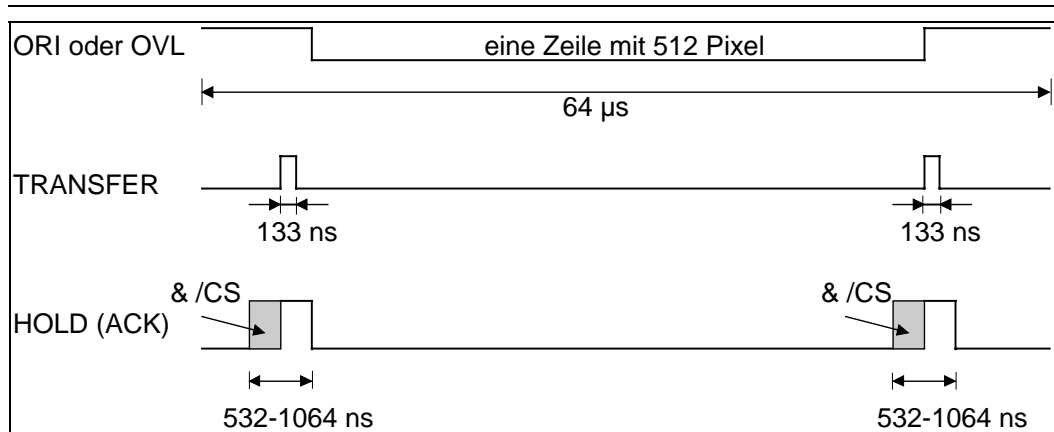
### 5.2.5. Acknowledgekonzept



Das **HOLD (ACK)** Signal wird vom grabbMODUL-1 auf Anforderung generiert. Das Einlesen der Bilddaten und der damit verbundene REFRESH oder nur der REFRESH (bei MASK = 0000.0000b) der DRAMs wird ständig durch das Anliegen

eines Videosignals am BAS IN erreicht. Das heißt, wenn Bilddaten gespeichert werden sollen, **muß immer eine Videoquelle angeschlossen sein**. Die Daten werden je nach Richtung (siehe V\_RAM Richtungen) im VRAM zeilenweise vom SRAM ins DRAM oder vom DRAM ins SRAM geladen. Dieser Vorgang wird als *TRANSFER* bezeichnet und erfolgt je nach Richtung zum Anfang bzw. zum Ende einer Bildzeile.





**Während der TRANSFERZEIT darf auf das grabbMODUL-1 nicht zugegriffen werden**, da sonst falsche Daten gelesen oder geschrieben werden.

Man braucht also eine Information, wann dieser *TRANSFER* stattfindet, damit in dieser Zeit nicht auf das grabbMODUL-1 zugegriffen wird.

Damit man auf das *TRANSFER* Signal reagieren kann, braucht man im Vorfeld und im Nachhinein eine Information über das *TRANSFER*-Signal. Zum einen, um eigene Vorgänge abzuschließen, zum anderen, um die Erholungszeiten der VRAMs zu gewährleisten. Zu diesem Zweck wurde das **HOLD (ACK)** Signal eingeführt. Es wird 532ns vor dem *TRANSFER* in Abhängigkeit von */CS* eingeleitet (siehe Abbildung). Das heißt, wenn gerade ein externer Zugriff stattfindet wird dieser, solange */CS* aktiv ist, zu Ende gebracht und dann das **HOLD (ACK)** Signal aktiviert. Dann wird das **HOLD (ACK)** Signal 133ns während des *TRANSFER* gegeben und danach noch 399ns, um die Erholzeiten einzuhalten.

Eine Möglichkeit ist, das **HOLD (ACK)** Signal direkt mit dem entsprechenden **HOLD (ACK)** Eingang des Prozessors zu verbinden (siehe Demoprogramme). In diesem Fall muß die Hold-Funktion des Prozessors aktiviert werden. Soll nun ein grabbMODUL-1-Zugriff durchgeführt werden, wird das **HOLD (ACK)** Signal auf dem Grabber *enabled* und die interne Logik sorgt dafür, daß der Prozessor während der Transferzeiten nicht auf das grabbMODUL-1 zugreift.

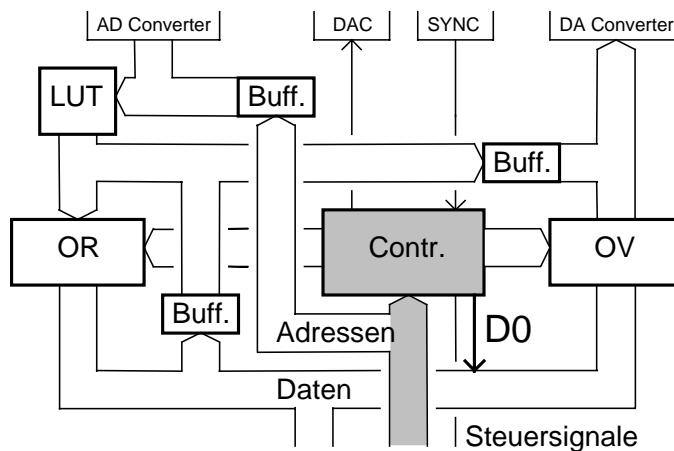
Wenn diese Information direkt auf das HOLD- oder ACK- PIN des entsprechenden Prozessors gelegt wird, ist es sinnvoll, das **HOLD (ACK)** nur zu generieren, wenn man Aktionen auf dem grabbMODUL-1 durchführt. Ansonsten würde der Prozessor unnötig

gebremst werden. Legt man das **HOLD (ACK)** Signal auf eine Interrupt- oder Portleitung, ist ein Abschalten nicht unbedingt nötig. Wenn ein Interrupt verwendet wird, sollte dieser ebenfalls ausgeschaltet werden, um unnötige Interrupaufrufe zu vermeiden.

Mit folgenden Offsetadressen wird die Aktivierung des **HOLD (ACK)** Signals auf dem grabbMODUL-1 ein- oder ausgeschaltet:

Basisadresse +	Beschreibung
HOLD ENABLE	Aktivierung des HOLD Signals. (Der Controller muß so initialisiert sein, daß er auf das HOLD Signal reagieren kann.)
HOLD DISABLE	Deaktivieren des HOLD Signals.

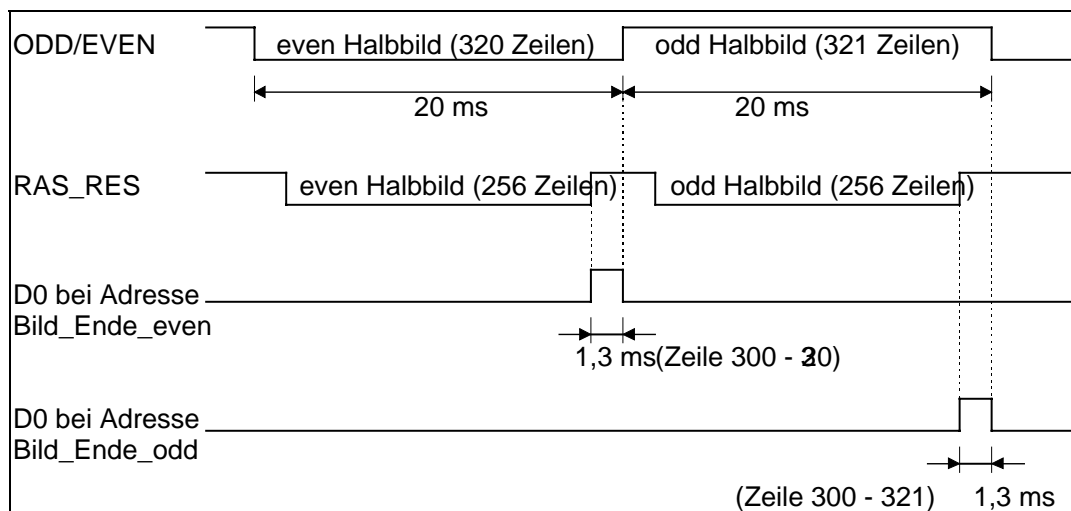
### 5.2.6. Statusinformation



Damit man sich auf bestimmte Zustände des Bildes synchronisieren kann, ist es notwendig, daß das grabbMODUL-1 zu bestimmten Zeiten Informationen gibt. Aus diesem Grund wurden die Statusinformationen eingeführt.

Es gibt zwei Statussignale, die bei einem Adresszugriff durch den Zustand der Datenleitung D0 abgefragt werden können. Die erste Statusinformation besagt, daß das *EVEN* Halbbild vollständig eingelaufen ist, die andere, daß das *ODD* Halbbild vollständig ist.

Die Lage der Statussignale ist in nachfolgender Abbildung dargestellt:



Die Information über den Zeitpunkt des Endes eines bestimmten Halbbildes ist gleichzeitig auch die Startinformation für das jeweils andere Halbbild. Daher sind diese beiden Signale ausreichend. Es

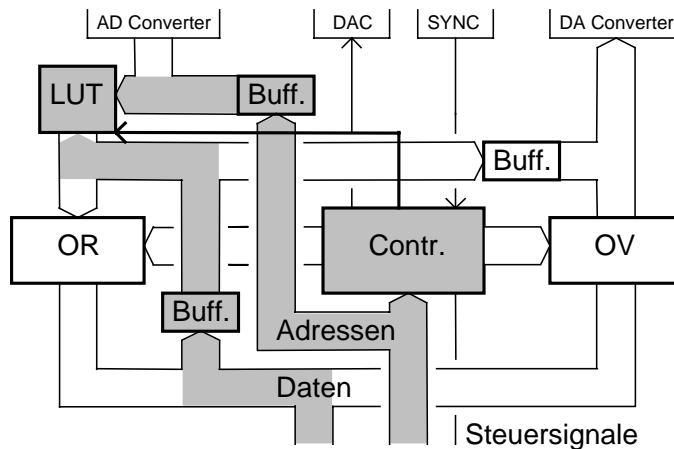
wurden die Informationen jeweils zum Ende der Halbbilder gewählt, da dieser Zeitpunkt für die meisten Aufgabenstellungen der wichtigere ist.

Die Statusinformationen werden gebraucht, um z.B. ein *Even*-Halbbild zu speichern. Zuerst wartet man, bis ein *Odd*-Halbbild vollständig eingelaufen ist. Das bedeutet, daß das nächste zu erwartende Bild ein *Even*-Halbbild ist. Nun muß das **MASK**-Register (siehe **MASK**-Register) des auf Aufnahme geschalteten VRAMs (siehe VRAM Richtung) mit 1111.1111b beschrieben werden. Dies muß innerhalb von 2ms abgeschlossen sein, damit das Even-Halbbild vollständig erfaßt wird. Danach wartet man bis zum Ende des Even-Halbbildes. Man hat dann über 2ms Zeit, das **MASK** Register auf 0000.0000b zu setzen. Damit wird der DRAM-Refresh durchgeführt, ohne daß der gespeicherte Bildinhalt überschrieben wird. Die Bilddaten können dann aus dem DRAM in wahlfreien Zugriff ausgelesen oder überschrieben werden.

Mit einen Lesezugriff auf folgende Offsetadressen können die Statusinformationen abgefragt werden.

Basisadresse +	Beschreibung
BILD_ENDE_EVEN (D0=1)	Wenn das even Bild vollständig eingelaufen ist, wird D0 = 1 zurückgegeben.
BILD_ENDE_ODD (D0=1)	Wenn das odd Bild vollständig eingelaufen ist, wird D0 = 1 zurückgegeben.

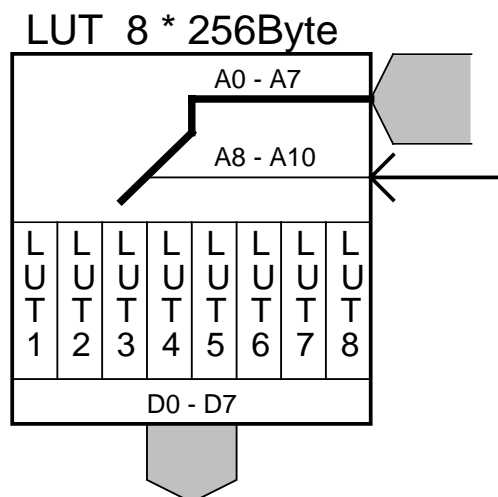
### 5.3. Look-Up-Table



Die LUT ist basiert auf einem SRAM, welches zwischen den A/D Wandler und den Videobus geschaltet ist. Mittels der LUT erfolgt eine Neuordnung der 256 verschiedenen Grauwerte nach der A/D Wandlung. Es besteht die Mög-

lichkeit, zwischen 8 verschiedenen LUTs auszuwählen.

Die Adressleitungen der LUT sind mit dem Ausgang des A/D Wandlers verbunden. Das heißt, jeder der 256 verschiedenen Grauwerte entspricht einer Adresse. Wird diese Adresse angesprochen, wird der im SRAM eingeschriebene Datenwert ausgegeben. Durch das Umschalten über LUT\_1 bis LUT\_8 kann die entsprechende LUT gewählt werden.



Es erfolgt zuerst eine Zuordnung des Adressbereichs in der LUT mittels des Ansprechen einer Adresse (LUT\_1, ..., LUT\_8) auf dem grabbMODUL-1. Nach einem reset ist die LUT\_1 als default-Wert selektiert. Um Werte in die ausgewählte LUT zu schreiben, müssen in den Adressbereich LUT des grabbMODUL-1 256 Daten geschrieben werden. Sollen Daten in eine andere LUT geschrieben

werden, muß diese vorher selektiert werden. Durch das Einsetzen der LUT wird dem Anwender die Möglichkeit gegeben, eine Echtzeit Bildvorverarbeitung zu realisieren. Das heißt, es werden die A/D

gewandelten Bilder schon vor dem Einschreiben in die VRAMs beeinflusst.

Mögliche Anwendungen sind zum Beispiel:

- Invertierung ( $00 \Rightarrow FF, 01 \Rightarrow FE, \dots, FF \Rightarrow 00$ )
- Binarisierung (bestimmten Grauwerten 00 bzw. FF zuordnen)
- Grauwertspreizung (bestimmte Wertebereiche werden auf 256 Werten neu zugeordnet)

Zudem bietet sich dem Anwender die Möglichkeit, nach einmaliger Initialisierung der acht verschiedene **LUTs**, ein rasches Umschalten zur Laufzeit zu realisieren.

Hinweis: Zu Beginn eines Grabbvorganges ist es wichtig, mindestens eine LUT zu initialisieren. Damit die Originalgrauwerte sichtbar werden, muß die LUT 1:1 initialisiert werden (siehe Tabelle).

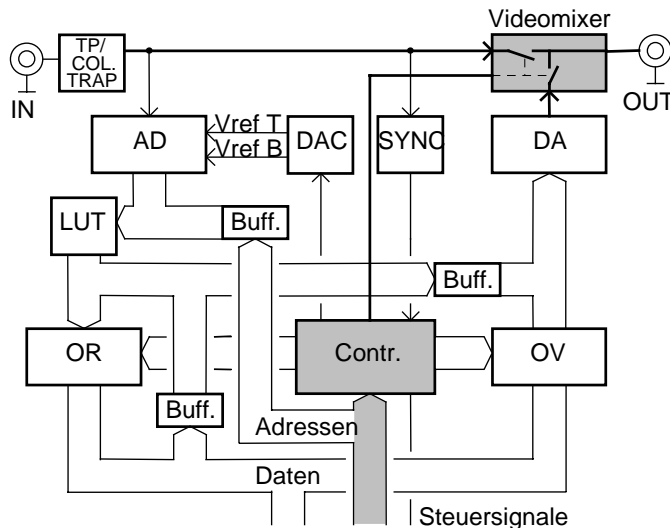
LUT (512 Byte)	Offset-adresse	A12	A11	A10	A9	LUTadr. A8 - A1	A0	DATA (8 Bit Wert)
LUT- WERTE	1000h	1	0	0	0	00h	x	00h
	:	1	0	0	0	:	x	:
	11FFh	1	0	0	0	FFh	x	FFh

Mit folgenden Offsetadressen werden die einzelnen LUTs ausgewählt und mit Daten beschrieben:

Basisadresse +	Beschreibung
LUT + 2 x Adr.	Jede Adresse kann mit einem der 256 Graustufenwert beschrieben werden
LUT_1	Selektiert LUT 1
LUT_2	Selektiert LUT 2
LUT_3	Selektiert LUT 3
LUT_4	Selektiert LUT 4
LUT_5	Selektiert LUT 5
LUT_6	Selektiert LUT 6
LUT_7	Selektiert LUT 7
LUT_8	Selektiert LUT 8

Hinweis: Da A0 nicht verwendet wird erfolgt die Adressierung der LUT in Zweierschritten.

## 5.4. Analoges Videorouting



Das Video-Out-Signal wird durch einen Videomixer geschaltet (siehe Abbildung). Der Videomixer beinhaltet zwei Schalter, die sich über Anwahl bestimmter Adressen öffnen oder schließen lassen.

Mit diesen beiden Schaltern können drei

verschiedene Kombinationen gesteuert werden.



Je nachdem, welcher Schalter offen oder geschlossen ist, werden die entsprechenden Videosignale durchgeschaltet. Das Originalbild ist immer das Bild, welches am (F)BASin anliegt (Farbträger herausgefiltert oder TP) und durchgeschleift wird. Das Videobus-Bild kann verschiedene Quellen haben. Welches Signal auf dem Videobus liegt, wird über das Umschalten der **VRAM Richtungen** (siehe VRAM Richtungen) eingestellt.

Auf dem Videobus können folgende Signale liegen:

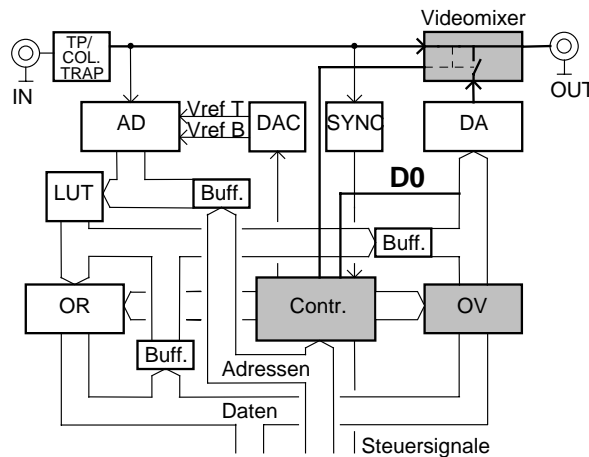
- das Bild aus dem Overlay Speicher (OV VRAM) und D/A gewandelt,
- das Bild aus dem Original Bildspeicher (OR VRAM) und D/A gewandelt
- das Originalbild A/D gewandelt, durch die LUT beeinflusst und D/A gewandelt.

Wenn beide Schalter geschlossen sind, werden beide Signale (Originalbild und Videobus) analog überlagert. In diesem Fall werden beide Signale im Pegel halbiert und dann addiert. Aus diesem Grund

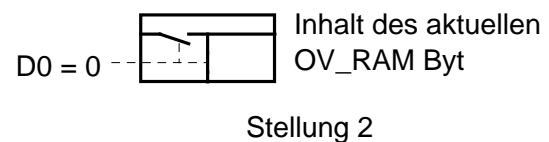
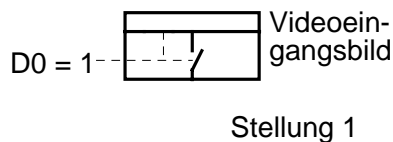


ist das Originalbild außerhalb des Überlagerungsfenster um die Hälfte gedämpft.

Im *default* Zustand ist der Originalbild-Schalter (OR\_PIC) offen und der Videobus-Schalter geschlossen. Mit einem Lesezugriff auf folgenden Offsetadressen werden die verschiedenen Schalterzustände eingestellt.



Eine besondere Funktion ist die D0\_Option. Mit dieser Funktion können im Originalbild Einblendungen vorgenommen werden (z.B: Texte, geo-metrische Figuren, ...). Die Steuerung der beiden Videoschalter wird nicht per Registerzugriff durchgeführt, sondern



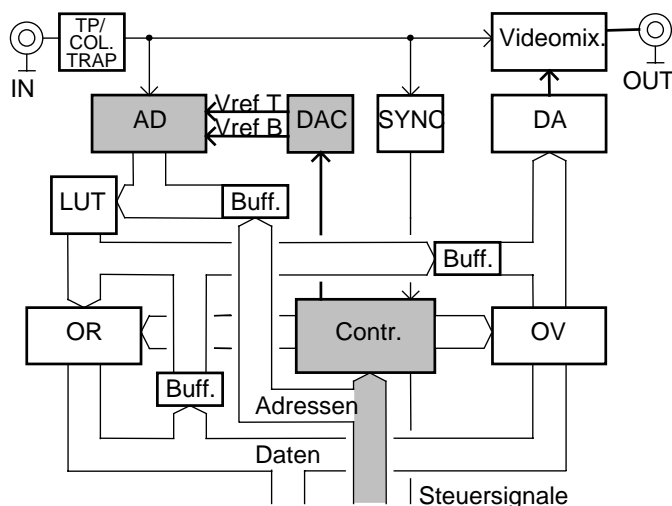
automatisch, nach Auswertung des D0 Bits (LSB) des aktuellen Bytes im OV\_RAM, gesteuert.

Die Grundstellung der Videoschalter sind nach Einschalten der D0\_OPTION so, daß das Originaleingangsbild am Ausgang sichtbar und der VIDEO\_BUS Schalter offen ist (Stellung 1). Entsprechend des Videosignals wird nun D0 jedes Bytes (Pixel) im OV\_RAM ausgewertet. Wenn ein ungerader Wert im OV\_RAM steht, bleiben die Videoschalter in Grundstellung. Steht ein gerader Wert im OV\_RAM, werden beide Schalter umgelegt. (Stellung 2) Somit ist an dieser Pixelposition nur der Inhalt des OV\_RAMs am Ausgang sichtbar. Mit dem nächsten ungeraden Wert wird wieder in Grundstellung geschaltet. Man kann damit alle geraden Grauwerte in ein Originalbild einblenden.

Mit einem Lesezugriff auf folgende Offsetadressen werden die verschiedenen Schalterzustände eingestellt.

Basisadresse +	Beschreibung
D0_OPTION	Es werden anhand der Daten (LSB) im OV_RAM die Videoschalter betätigt.
VBUS_ON	Der Inhalt des aktiven VRAMs (OR oder OV) oder das AD gewandelte Originalbild wird auf den Ausgang gelegt. (default)
PIC_ON	Es wird das Eingangsbild an den Ausgang gelegt.
PIC_VBUS_ON	Es wird das Eingangsbild mit dem Inhalt des aktiven VRAMs (OR oder OV) oder dem A/D gewandelten Originalbild gemischt und auf den Ausgang gelegt.

### 5.5. Programmierung der Wandler Spannungen



Das Videobild auf dem grabbMODUL-1 wird mit einem 8 Bit A/D Wandler digitalisiert. Dadurch ist es möglich, ein Grauwertbild mit 256 verschiedenen Graustufen zu erzeugen. Dieser A/D Wandler hat einstellbare Referenzspannungen. Zum einen

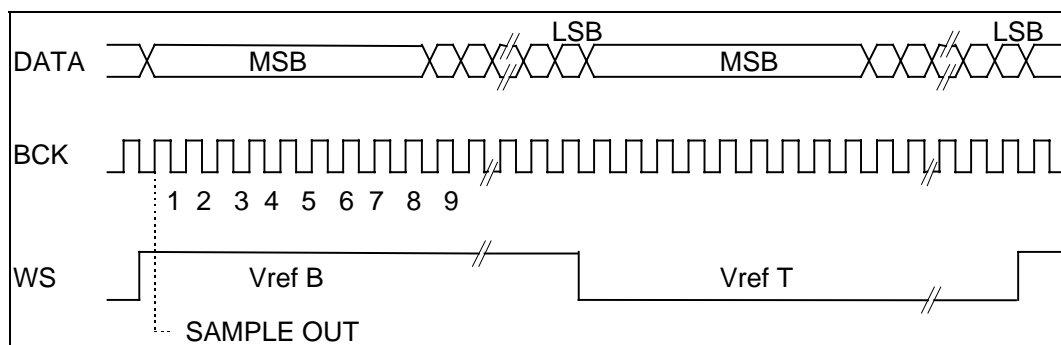
werden die Spannungen, Vref\_B (unterere Referenz) und Vref\_T (obere Referenz), vom Wandler selbst vorgegeben. Standardmäßig liegen die Werte bei **Vref\_B = 0,6V** und **Vref\_T = 2,6V** entsprechend des Videosignals. Durch Umlegen der Jumper **J1** und **J2** können diese Werte von einem separaten seriellen DAC vorgegeben werden. Damit ist es möglich, Referenzspannungen am Wandler zwischen 0,6V bis 2,4V einzustellen. Dies kann man ausnutzen, wenn ein Videosignal in einem anderen Spannungsbereich als 0,6V bis 2,6V liegt, oder wenn man ganz gezielt einen bestimmten Bereich spreizen möchte.

Die Programmierung der Referenzspannungen erfolgt durch das Laden des seriellen DAC mit zwei 16 Bit Werten.

Wertebereich	Hex	Analogwert
-	8000h	0,6 V
:	:	:
0	0000h	1,5 V
:	:	:
32767	7FFFh	2,4 V

Das Laden der Werte  $V_{ref\_B}$  und  $V_{ref\_T}$  erfolgt nacheinander, indem bestimmte Adressen auf dem grabbMODUL-1 angesprochen werden.

Mittels der Adressen muß folgendes *timing* erzeugt werden.



Es werden beide Werte nacheinander bitseriell ausgegeben.

Zuerst wird der Wert für  $V_{ref\_B}$  ausgegeben. Dazu wird die Adresse WS left ( $V_{ref\_B}$ ) angesprochen und damit intern das WS-FlipFlop gesetzt. Dann muß 9mal der Wert des  $V_{ref\_B}$  MSB ausgegeben werden und danach die restlichen 15 Bit von  $V_{ref\_B}$ . Je nach Wert des Bits muß die Adresse  $BCK\&DATA=0$  oder  $BCK\&DATA=1$  angesprochen werden, damit ein BCK Takt erzeugt wird und der entsprechende Datenwert übertragen wird. Zum Ausgeben von  $V_{ref\_T}$  wird die Adresse WS right ( $V_{ref\_T}$ ) angesprochen, um das WS-FlipFlop rückzusetzen. Dann muß 9mal der Wert des  $V_{ref\_T}$  MSB ausgegeben werden und danach die restlichen 15 Bit von  $V_{ref\_T}$ .

**Wichtig:** Der Ausgang des DACs ändert sich erst im folgenden Programmierzyklus zum Zeitpunkt *Sample out* (vgl. Diagramm). Um eine direkte Änderung der Referenzspannungen zu erreichen, führen Sie am besten den kompletten Programmierzyklus *zweimal* mit identischen Werten durch.

Ein Reset des DACs ist durch Setzen und Rücksetzen des WS-FlipFlop möglich. Wir empfehlen, dies vor der erstmaligen Programmierung der Referenzspannungen vorzunehmen.

Mit folgenden Offsetadressen wird dieses *timing* erzeugt:

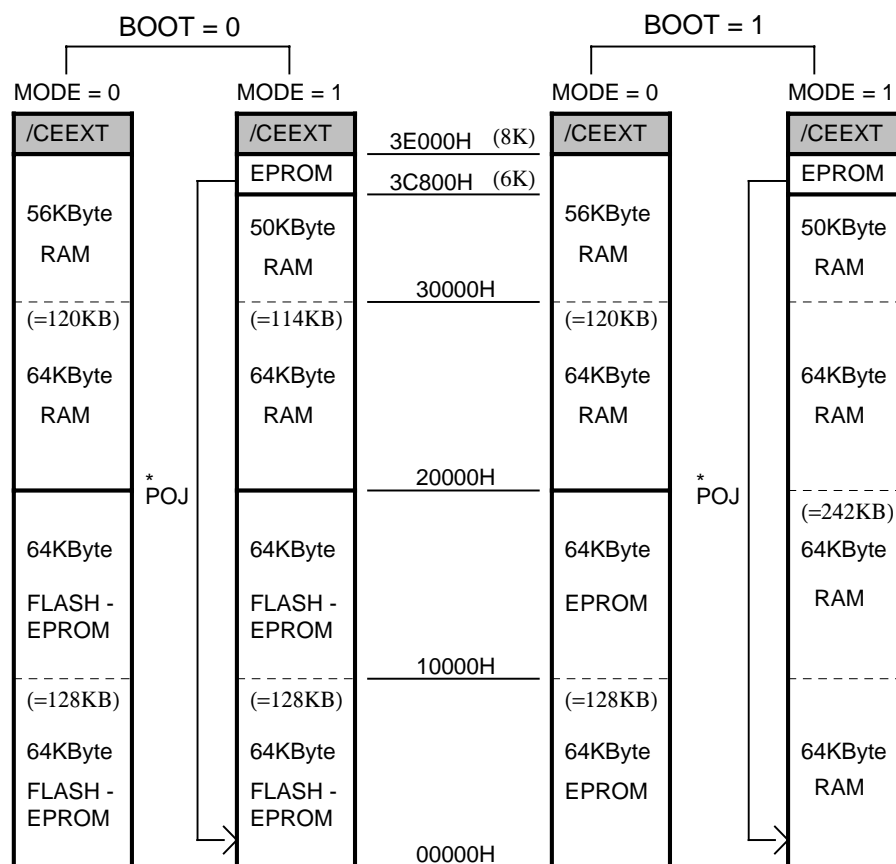
Basisadresse +	Beschreibung
BCK & DATA = 0	Erzeugen eines Taktimpuls (BCK) und eines Datenwert 0.
BCK & DATA = 1	Erzeugen eines Taktimpuls (BCK) und eines Datenwert 1.
WS left (Vref B)	Setzen von WS für Kennung des low Wertes.
WS right (Vref T)	Setzen von WS für Kennung des high Wertes.

## 6. Die Software

### 6.1. grabbMODUL-1 und miniMODUL166

#### 6.1.1. Konfigurieren des miniMODUL166

Das miniMODUL166 benötigt zum Adressieren des grabbMODUL-1 einen externen Adressbereich von 8kByte. Aus diesem Grund gibt es eine PLD-Version speziell fürs miniMODUL166 mit grabbMODUL-1. Die Selektierung der Speichermodelle erfolgt durch den Zustand der Signale *BOOT* und *MODE*. Die Auslieferungs-PLD-Version ist in der nachfolgenden Abbildung dargestellt.



- \* FLASH-EPROM/EPROM auf 00000H gespiegelt, während Power-On-Jump RAM solange deselektiert.
- /CEEXT: (= I/O Bereich) Bereich für extern dekodierte /CS-Signale 3E000H...3FFFFH.
- Die *BOOT* = 0 Option ist nur bei bestückten FLASH-EPROMs zulässig!

- Im Auslieferungszustand ist *BOOT* = 1 und *MODE* = 1 voreingestellt! Weitere Informationen sind im Handbuch zum miniMODUL166 aufgeführt.

### **6.1.2. Anschluß des grabbMODUL-1 und miniMODUL-166**

Das grabbMODUL-1 und miniMODUL-166 werden zusammengesteckt. Das miniMODUL-166 wird mit 5V versorgt und eine Kommunikation mit PC über seriell RS232 hergestellt. Testen Sie mit Monitorprogramm(BR9600) Funktion (Siehe miniMODUL-166 Handbuch). Der Monitor auf dem miniMODUL-166 muß auf Adresse 3C800H liegen. Dann eine Videoquelle an FBASin und einen Monitor an FBAS out anschließen. **Beachten Sie: eine Videoquelle muß immer angeschlossen sein!** Im DEFAULT-Zustand sehen Sie den Inhalt des OverlaySpeichers (Rauschmuster). Durch Ansprechen von Adressen im ex-ternen Bereich des miniMODUL-166 können die Register des grabbMODUL1 gesetzt oder beide VRAMs adressiert werden (siehe Registermap).

### **6.1.3. Test des grabbMODUL-1**

Laden Sie das mitgelieferte Beispielpogramm "demograb.h86" mit dem Monitor in den 166 und starten Sie es mit "g <ENTER>". Verlassen Sie danach den Monitor und Starten das PC Programm "demo.exe". Mit diesem Programm können fast alle Funktionen des Grabber getestet werden, und es werden schon einige komplexere Bildverarbeitungsroutinen durchgeführt. Das PC Programm kommuniziert mit dem miniMODUL-166 über **COM1 (3F8h)**.

### **6.1.4. Softwarezusammenarbeit**

Die Software auf dem miniMODUL-166 besteht aus einer Bibliothek von Funktionen, die zum einen alle Register des grabbMODUL-1 adressieren bzw. setzen können und aus komplexeren Funtionsroutinen der Bildverarbeitung. Die Funktionen sind in Unterprogrammtechnik modular aufgebaut.

---

Die eigentliche Hauptroutine im miniMODUL-166 fragt die mit einer Baudrate von 57600 initialisierte RS232 Schnittstelle ständig ab. Das empfangene Byte wird ausgewertet und die zugeordnete Funktion aus der Bibliothek ausgeführt. Danach wird die serielle Schnittstelle wieder abgefragt. Da kein Handshake vereinbart ist, können bei komplexeren Funktion Daten verloren gehen!

Das PC Programm dient nur zu Steuerung des Microcontrollers. Das heißt, vom PC werden nur seriell Daten an COM1 gesendet. Anhand dieser Daten wird die entsprechende Funktion auf dem miniMODUL-166 ausgewählt und auf dem miniMODUL-166 durchgeführt.

### 6.1.5. Software auf dem miniMODUL-166 in ASM

Konstantendefinition:

Damit die Register des grabbMODUL-1 einfach adressiert werden können, erfolgt zuerst eine Zuweisung der externen Basisadresse des Microcontrollers und dann eine Zuweisung der Adressen zu Namen.

```
BASE      EQU  0A000h      ; Basisadresse für ext. I/O Bereich des  
                                ; miniMODUL166 zusätzlich muß im  
DPP2=0FH                                ; stehen, daraus ergibt sich absolute  
Adresse = 3E000H
```

z.B.:

```
LUT_1     EQU  BASE + 01200h ; Adresse der LUT_1  
                                ; DPP2=0FH (abs. Adresse =  
3F200H)
```

Bei Controllern mit anderen externen Bereichen muß nur die Basisadresse geändert werden.

Grundinitialisierung:

- Aktivierung der HOLD Funktion
- Aktivierung des WR Signals
- 1 Waitstate bei externen Buszugriff
- Selektiere externen Adressbereich 3C000 - 3FFFFH
- 2 Wait\_States und Tri\_State\_Time für selektierten externen Bereich (**Notwendig für sicheren Zugriff auf VRAMs des grabbMODUL-1!**)
- Initialisieren der seriellen Schnittstelle mit Baudrate 57600

Hauptprogramm:

Ständige Abfrage RS232 Schnittstelle. Das empfangene Byte wird ausgewertet und entsprechend dem empfangenen Byte in eine Unterprogrammroutine gesprungen.

```
    BCLR S0RIR          ; Abfrage der seriellen
Schnittstelle
    warte_auf_G_1:      ; und Sprung in die entsprechende
    JNB  S0RIR,warte_auf_G_1 ; Unterroutine
    BCLR S0RIR
    CMP  S0RBUF,#00H
    CALLA cc_EQ,grabinit ; Initialisierung des Grabber
    ...
    JMP  warte_auf_G_1
```

Danach wird die serielle Schnittstelle wieder abgefragt.



Die Zuordnung der Bytes zu Funktionen ist in folgender Tabelle dargestellt:

Byte	Unterprogramm	Funktion
00H	grabinit	Initialisierung des Grabber
01H	hold_enable	Aktivieren des HOLD Signals
02H	hold_disable	Deaktivieren des HOLD Signals
03H	mask_or_00	Setzen der OR Maske auf 0000 0000b
04H	mask_or_ff	Setzen der OR Maske auf 1111 1111b
05H	mask_ov_00	Setzen der OV Maske auf 0000 0000b
06H	mask_ov_ff	Setzen der OV Maske auf 1111 1111b
10H	lut_init	Initialisieren der lut_1, 2 und 3
11H	lut_1_aktiv	Aktivieren der LUT_1
12H	lut_2_aktiv	Aktivieren der LUT_2
13H	lut_3_aktiv	Aktivieren der LUT_3
14H	lut_4_aktiv	Aktivieren der LUT_4
15H	lut_5_aktiv	Aktivieren der LUT_5
16H	lut_6_aktiv	Aktivieren der LUT_6
17H	lut_7_aktiv	Aktivieren der LUT_7
18H	lut_8_aktiv	Aktivieren der LUT_8
20H	or_in_ov_out_aktiv	Aktivieren OR Aufnahme, OV Ausgabe
21H	or_out_ov_in_aktiv	Aktivieren OR Ausgabe, OV Aufnahme
22H	or_in_ov_in_aktiv	Aktivieren OR Aufnahme, OV Aufnahme
25H	d0_option	Videoschalter anhand OV Inhalt geschaltet
26H	vbus_on_aktiv	Bild des VRAM_BUS am BAS Ausgang
27H	pic_on_aktiv	Eingangsvideosignal am BAS Ausgang
28H	pic_vbus_on_aktiv	Eingangssignal und VRAM_BUS am Ausgang
30H	wandler_spannung	Einstellen der Vref T u. Vref B am A/D Wandler
40H	g_256_vga_com	Grabben und senden 256x200 (Standart VGA)
41H	g_512_com	Grabben und senden 512x512 (nur ET4000)
45H	g_logo_in_ov	Erzeugt Hintergrund und Logo
46H	g_1_8_in_ov	Komprimiert Bild 1:8
47H	g_kont_in_ov	Ermittelt und zählt Konturen
48H	g_d0_option	Es wird ein Kreuz und Text eingeblendet

### 6.1.6. Softwaretreiber für miniMODUL-166 in C

Im Verzeichnis C\_Treiber befindet sich ein Beispielttestprogramm in C. Damit Sie eigene Programme erstellen können, stehen Ihnen die Treiber "startup.a66" (Grundeinstellungen des 80C166: timing, Busparameter, ...) u. "grab\_reg.a66" (Treiberrouinen in ASM für Grabber u. Adressierung der Reg. durch Namen) zur Verfügung. Die Objekdateien müssen zu Ihrer dazugelinkt werden.

### 6.1.7. Software auf dem PC

Auf dem PC läuft eine Software, die nach Anwahl eines Menüpunktes ein oder mehrere Bytes an die serielle Schnittstelle COM1 (3F8h) mit einer Baudrate von 57600 schickt. Die Bilder und Grafiken auf dem PC dienen nur zur Verdeutlichung der Vorgänge auf dem miniMODUL-166 bzw. dem grabbMODUL-1.

Erläuterung der Menüpunkte:

#### *INITIALISIEREN DES GRABBER (ORIGINAL LUT):*

Grundinitialisierung:

- HOLD aktivieren
- MASKEN Zugriff
- VRAM- und VIDEO- Richtung Defaultwerte setzen
- LUT\_1, 1:1 beschreiben und aktivieren
- HOLD deaktivieren (wenn Hold aktiv bleibt, wird Controller 2mal während einer Zeile angehalten)

#### *BLOCKSCHALTBILD MIT FUNKTIONEN:*

Es werden fast alle Register angesprochen und ihre Funtionalität anhand des rot dargestellten Verlaufs des Videoweges erklärt.

#### *EINSTELLEN DER REF. SPANNUNGEN AM A/D WANDLER:*

Mit dieser Funktion können die Referenzspannungen am A/D Wandler eingestellt werden. Diese Spannungen werden nur aktiv, wenn J1 und J2 entsprechend eingestellt sind.

***BILD AN COM HOLEN 256\*200 (STANDARD VGA):***

Es wird ein Bild aufgenommen. Danach wird das erste Halbbild in den Arbeitsspeicher des Controllers kopiert. Und dann wird ein Ausschnitt von 256\*200 seriell an den PC gesendet. Auf dem PC wird dieses Bild im Standard VGA Modus 320\*200 dargestellt. Damit man höhere Auflösungen auf dem PC sichtbar machen kann, bedarf es Kenntnisse über die Programmierung der vorhandenen PC Grafikkarte.

***BILD AN COM HOLEN 512\*512 (!nur mit ET4000 Grafik):***

Es wird ein Vollbild aufgenommen. Dann wird direkt der Inhalt des VRAMs an den PC gesendet. Eine Darstellung dieses 512\*512 Bildes ist nur mit PCs, die eine Grafikkarte mit ET4000 Chipsatz besitzen, möglich.

***GRABEN 1:8 KOMPRIMIEREN UND SENDEN AN OV\_RAM:***

Dieser Menüpunkt ruft mehrere Funktionen auf dem miniMODUL-166 auf. Es wird zuerst ein Hintergrundbild im OV VRAM erzeugt. Dann wird ein Logo in die linke obere Ecke geschrieben. Danach wird kontinuierlich ein Bild im OR VRAM aufgenommen. Dieses Bild wird 1:8 komprimiert, aus dem OR VRAM ausgelesen und in die Bildmitte des OV VRAM geschrieben. Der Bildinhalt wird ständig mit dem einlaufenden Bild aktualisiert. Der Inhalt des OV VRAM wird am BASout sichtbar.

***KONTURBILD INS OVERLAY RAM, UND ZÄHLEN KONTUREN:***

Auch bei diesem Menüpunkt werden mehrere Funktionen auf dem miniMODUL-166 aufgerufen. Es wird zuerst eine binäre LUT aktiviert. Dann wird eine 1:8 Kopie des aktuellen Bildes in den Arbeitsspeicher des 166 gemacht. Mit dieser Kopie arbeitet dann ein Algorithmus zur Konturerkennung und zur Konturzählung. Die Kontur wird ans OV VRAM geschrieben und das Ergebnis der Zählung seriell an den PC übertragen und dargestellt.

***BLLENDE KREUZ UND TEXT(LOGO) INS ORIGINALBILD EIN:***

Mit dieser Funktion wird im OV VRAM ein Kreuz mit einem senkrechten weißen (FEh) und waagerechten schwarzen (00h) Strich

erzeugt und in der linken oberen Ecke das Logo geschrieben. Anhand des LSB der Pixel, die das Kreuzes und den Textes darstellen, werden diese im Originalbild eingeblendet.

### **6.1.8. Vorgehensweise bei der Aufnahme eines Bildes**

In den folgenden Ablaufschritten wird die Funktion zur Aufnahme eines Bildes im OR\_VRAM u. dem anschließendem Auslesen des VRAMs erläutert:

1. Grundinitialisierung:
  - HOLD aktivieren
  - MASK Zugriff (schaltet VRAM in persistant mode)
  - OR VRAM Richtung auf Aufnahme stellen.
  - LUT\_1, 1:1 beschreiben und aktivieren
  - HOLD deaktivieren (wenn Hold aktiv bleibt wird Controller 2mal während einer Zeile angehalten)
  
2. Bild aufnehmen:
  - HOLD aktivieren
  - MASK auf 1111 1111b stellen
  - Warte, bis Bild in Speicher (wait\_ende\_odd + wait\_ende\_even)
  - MASK auf 0000 0000b stellen
  
3. Bild auslesen:
  - Einstellen der Zeile (RAS Zugriff) (0..512)
  - Lesen der Pixel (CAS Zugriff) (0..512)
  - Einstellen der nächsten Zeile
  - ...
  - HOLD deaktivieren

## **6.2. grabbMODUL-1 und miniMODUL386EX**

Die Zusammenarbeit des grabbMODULS-1 mit miniMODUL386EX ist in einem separaten Handbuch beschrieben, welches zusätzlich angefordert werden kann.

### **6.3. grabbMODUL-1 und miniMODULDSPC50**

Die Zusammenarbeit des grabbMODULS-1 mit miniMODULDSPC50 ist in einem separaten Handbuch beschrieben, welches zusätzlich angefordert werden kann.

## **7. Bildverzeichnis**

Bild 1: Blockschaltbild des grabbMODUL-1 .....	4
Bild 2: Pinbelegung des grabbMODUL-1 .....	5
Bild 3: Lage der Jumper auf der Lötseite.....	8
Bild 4: Blockschaltbild des Analogteils .....	9
Bild 5: Blockschaltbild des Digitalteils .....	11
Bild 6: grabbMODUL-Adressbereich.....	13
Bild 7: Original- und Overlaybildspeicher .....	16
Bild 8: Aufbau der VRAMs .....	16
Bild 9: VRAM-Abbild des Videosignals.....	17

---

<b>Dokument:</b>	<b>grabbMODUL-1</b>
<b>Dokumentnummer:</b>	<b>L-148-02, Januar 1996</b>

---

**Wie würden Sie dieses Handbuch verbessern?**

---

---

---

---

---

**Haben Sie in diesem Handbuch Fehler entdeckt?**

Seite

---

---

---

---

---

**Eingesandt von:**

Kundennummer: \_\_\_\_\_

Name: \_\_\_\_\_

Firma: \_\_\_\_\_

Adresse: \_\_\_\_\_

\_\_\_\_\_

**Einsenden an:**

PHYTEC Technologie Holding AG  
Postfach 100403  
D-55135 Mainz, Germany  
Fax : +49 (6131) 9221-33

Published by

**PHYTEC**

---

© PHYTEC Meßtechnik GmbH 2000

Ordering No. L-148d\_2  
Printed in Germany